

DISPLAY AND ITS DRIVING METHOD

Publication number: WO0223518 (A1)

Publication date: 2002-03-21

Inventor(s): KIGO SHIGEO [JP]; KASAHARA MITSUHIRO [JP]; MORI MITSUHIRO [JP]; HASHIGUCHI JUMPEI [JP]

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD [JP]; KIGO SHIGEO [JP]; KASAHARA MITSUHIRO [JP]; MORI MITSUHIRO [JP]; HASHIGUCHI JUMPEI [JP]

Classification:

- international: H04N5/66; G09G3/20; G09G3/28; G09G3/288; H04N5/66; G09G3/20; G09G3/28; (IPC1-7): G09G3/28; G09G3/20

- European: G09G3/28T; G09G3/20G6F; G09G3/288D2

Application number: WO2001JP07792 20010907

Priority number(s): JP20000277878 20000913; JP20010266383 20010903

Also published as:

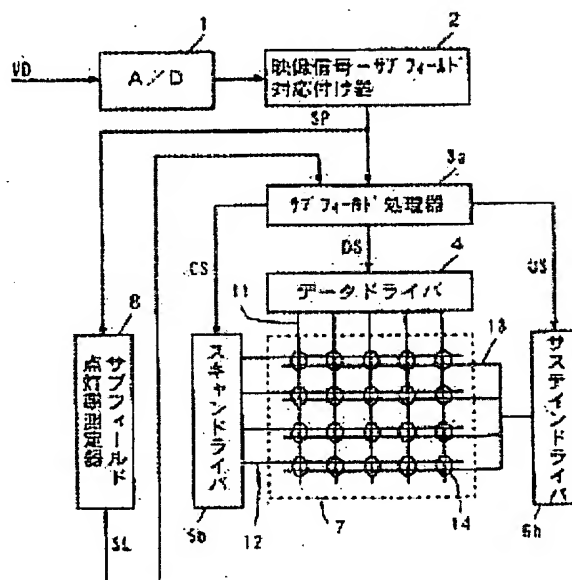
EP1331623 (A1)
TW518540 (B)
JP2002162932 (A)
CN1388950 (A)
CN1264129 (C)

Cited documents:

JP2001184024 (A)
JP2000181405 (A)
JP11344952 (A)
JP2087189 (A)

Abstract of WO 0223518 (A1)

The operation ratio of each subfield is measured by a subfield operation ratio measuring instrument. A subfield processor controls a scan driver and a sustain driver so that the collecting time of the sustain pulse and the resonance time and sustain period of LC resonance increase with a decrease of the measured subfield operation ratio of each subfield.



2...VIDEO SIGNAL-SUBFIELD RELATING DEVICE

3a...SUBFIELD PROCESSOR

4...DATA DRIVER

8...SUBFIELD OPERATION RATIO MEASURING INSTRUMENT

5b...SCAN DRIVER

6b...SUSTAIN DRIVER

明 細 書

表示装置およびその駆動方法

技術分野

本発明は、複数の放電セルを選択的に放電させて画像を表示する表示装置およびその駆動方法に関するものである。

背景技術

PDP（プラズマディスプレイパネル）を用いたプラズマディスプレイ装置は、薄型化および大画面化が可能であるという利点を有する。このプラズマディスプレイ装置では、画素を構成する放電セルの放電の際の発光を利用することにより画像を表示している。

図４７は、従来のプラズマディスプレイ装置のサステインドライバの構成を示す回路図である。

図４７に示すように、サステインドライバ６００は、回収コンデンサＣ１１、回収コイルＬ１１、スイッチＳＷ１１、ＳＷ１２、ＳＷ２１、ＳＷ２２およびダイオードＤ１１、Ｄ１２を含む。

スイッチＳＷ１１は、電源端子Ｖ１１とノードＮ１１との間に接続され、スイッチＳＷ１２は、ノードＮ１１と接地端子との間に接続されている。電源端子Ｖ１１には、維持電圧Ｖｓｕｓが印加される。ノードＮ１１は、例えば４８０本のサステイン電極に接続され、図４７では、複数のサステイン電極と接地端子との間の全容量に相当するパネル容量Ｃｐが示されている。

回収コンデンサＣ１１は、ノードＮ１３と接地端子との間に接続されている。ノードＮ１３とノードＮ１２との間にスイッチＳＷ２１およびダイオードＤ１１が直列に接続され、ノードＮ１２とノードＮ１３との間にダイオードＤ１２およびスイッチＳＷ２２が直列に接続されている。回収コイルＬ１１は、ノードＮ１２とノードＮ１１との間に接続されている。

図４８は、図４７のサステインドライバ６００の維持期間の動作を示すタイミ

ング図である。図４８には、図４７のノードＮ１１の電圧およびスイッチＳＷ２１、ＳＷ１１、ＳＷ２２、ＳＷ１２の動作が示される。

まず、期間Ｔａにおいて、スイッチＳＷ２１がオンし、スイッチＳＷ１２がオフする。このとき、スイッチＳＷ１１、ＳＷ２２はオフしている。これにより、回収コイルＬ１１およびパネル容量ＣｐによるＬＣ共振により、ノードＮ１１の電圧がピーク電圧Ｖｐまで上昇し、回収コンデンサＣ１１に蓄積されている電荷がパネル容量Ｃｐに供給される。このとき、ノードＮ１１の電圧が維持期間の放電開始電圧を超えると、維持放電が開始される。

次に、期間Ｔｂにおいて、スイッチＳＷ２１がオフし、スイッチＳＷ１１がオンする。これにより、ノードＮ１１が電源端子Ｖ１１に接続され、ノードＮ１１の電圧が急激に上昇し、期間ＴｃではノードＮ１１の電圧が維持電圧Ｖｓｕｓに固定される。

次に、期間Ｔｄにおいて、スイッチＳＷ１１がオフし、スイッチＳＷ２２がオンする。これにより、回収コイルＬ１１およびパネル容量ＣｐによるＬＣ共振により、ノードＮ１１の電圧が緩やかに降下し、パネル容量Ｃｐから回収コンデンサＣ１１に電荷が回収される。

最後に、期間Ｔｅにおいて、スイッチＳＷ２２がオフし、スイッチＳＷ１２がオンする。これにより、ノードＮ１１の電圧が急激に降下して接地電位に固定される。

上記の動作を維持期間において繰り返すことにより、複数のサステイン電極に周期的な維持パルスＰｓｕが印加され、維持パルスＰｓｕの立ち上がり時に放電セルが放電し、維持放電が行われる。また、期間Ｔｄにおいて回収コンデンサＣ１１によりパネル容量Ｃｐの電荷を回収し、回収した電荷を期間Ｔａにおいて再びパネル容量Ｃｐに供給することにより、消費電力の低減を図っている。

しかしながら、従来のサステインドライバでは、回収時間となる期間Ｔａおよび期間Ｔｄにおいて、スイッチＳＷ２１、ＳＷ２２として使用される電界効果型トランジスタのオン抵抗、ダイオードＤ１１、Ｄ１２による損失、回収コイルＬ１１の直流抵抗、パネル容量Ｃｐを形成する電極の抵抗等により電力が消費され、無効電力が発生する。

この無効電力 $L P$ は、維持パルス $P s u$ の維持電圧を $V s u s$ 、回収時間のピーク電圧を $V p$ 、1秒間の維持パルスの数を F とすると、次式により表される。

$$L P = C p \times V s u s \times (V s u s - V p) \times F$$

ここで、回収時間を長くすると、 $L C$ 共振によるピーク電圧 $V p$ を高くすることができ、無効電力 $L P$ を低減することができるが、点灯率が大きい場合に回収時間を長くすると、安定に放電することができなくなるため、全ての点灯率に対して回収時間を短く設定している。

このため、従来のプラズマディスプレイ装置では、回収時間のピーク電圧 $V p$ が低くなり、点灯率が小さい場合に無効電力を十分に低減することができず、消費電力を十分に低減することができない。

発明の開示

本発明の目的は、点灯率が変化しても安定に放電を行うことができることと、無効電力を低減して消費電力を低減することができる表示装置およびその駆動方法を提供することである。

本発明の一面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であって、放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収手段と、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出手段とを備え、複数の放電セルは、容量性負荷を含み、回収手段は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段と、容量性負荷とインダクタンス素子との $L C$ 共振により駆動パルスを駆動する共振駆動手段とを含み、表示装置は、検出手段により検出された点灯率に応じて回収手段により駆動パルスが駆動される回収時間および $L C$ 共振の共振時間を変化させるように回収手段を制御する制御手段をさらに備えるものである。

本発明に係る表示装置においては、容量性負荷とインダクタンス素子との $L C$ 共振により駆動パルスを駆動することと、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、点灯率に応じて駆動パルスを駆動する回収時間

および $L C$ 共振の共振時間を変化させている。それにより、点灯率に応じた最適な回収時間および $L C$ 共振の共振時間で駆動パルスを駆動することができる。したがって、点灯率が大きい場合は回収時間を短くして安定に放電できるようにすることができるとともに、共振時間を短くして無効電力を低減することができる。また、点灯率が小さい場合は回収時間を長くして無効電力を低減することができる。この結果、点灯率が変化しても安定に放電を行うことができることと、無効電力を低減して消費電力を低減することができる。

表示装置は、1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階層表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換手段をさらに備え、検出手段は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出手段を含み、制御手段は、サブフィールド点灯率検出手段により検出されたサブフィールドごとの点灯率に応じて回収時間および $L C$ 共振の共振時間を変化させるように回収手段を制御してもよい。

この場合、サブフィールドごとに検出した点灯率に応じて回収時間および $L C$ 共振の共振時間を変化させることができるので、階層表示を行う場合でも、点灯率に応じて回収時間および $L C$ 共振の共振時間を最適化することができる。

制御手段は、検出手段により検出された点灯率が小さいほど回収時間が長くなるように回収手段を制御してもよい。

この場合、検出された点灯率が小さいほど回収時間を長くしているので、点灯率が小さい場合に回収時間を長くし、無効電力の低下を図ることができることと、点灯率が大きい場合に回収時間を短くして安定に放電を行うことができる。

制御手段は、検出手段により検出された点灯率が小さいほど $L C$ 共振の共振時間が長くなるように回収手段を制御してもよい。

この場合、検出された点灯率が小さいほど $L C$ 共振の共振時間を長くしているので、点灯率が小さい場合に回収時間を長くし、無効電力の低下を図ることができることと、点灯率が大きい場合に $L C$ 共振の共振時間を短くして安定に放電を行うことができ、かつ無効電力をより低下させることができる。

制御手段は、検出手段により検出された点灯率に応じて回収時間のうち放電セ

ルが放電する放電回収時間を変化させ、回収時間のうち放電セルが放電しない非放電回収時間を変化させないようにより回収手段を制御してもよい。

この場合、検出された点灯率に応じて回収時間のうち放電セルが放電する放電回収時間を変化させているので、検出された点灯率に応じて放電回収時間を最適化することができ、無効電力を低減することができるとともに安定な放電を行うことができる。また、回収時間のうち放電セルが放電しない非放電回収時間を変化させていないので、この期間の駆動波形の制御が簡略化され、回路構成を簡略化することができる。

制御手段は、検出手段により検出された点灯率に応じて回収時間のうち放電セルが放電する放電回収時間より回収時間のうち放電セルが放電しない非放電回収時間が長くなるようにより回収手段を制御してもよい。

この場合、検出される点灯率に応じて放電回収時間より非放電回収時間を長くしているため、放電の安定性を考慮する必要がない非放電回収時間をより長くして、無効電力をより低減することができる。

本発明の他の局面に従って表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であって、放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収手段と、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出手段とを備え、複数の放電セルは、容量性負荷を含み、回収手段は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段と、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動する共振駆動手段とを含み、表示装置は、検出手段により検出された点灯率に応じてLC共振の共振時間を変化させるようにより回収手段を制御する制御手段をさらに備えるものである。

本発明に係る表示装置においては、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するとともに、検出された点灯率に応じてLC共振の共振時間を変化させているので、検出された点灯率に応じてLC共振の共振時間を最適な時間に設定することができる。したがって、点灯率が小さい場合はインダクタンス素子のインダクタンス値を大きくして共振時間を長くし、点灯率が大きい場合はインダクタンス素子のインダクタンス値を小さくして共振時間を短

くすることにより、安定放電電圧を一定にすることができる。特に、点灯率が大きい場合は共振時間を短くして安定に放電できるようにすることができ、かつ回収効率を向上して無効電力を低下させることができる。また、回収時間を一定にすることにより、放電の安定性を向上させることができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

インダクタンス手段は、インダクタンス値を変化させることができる可変インダクタンス手段を含み、制御手段は、検出手段により検出された点灯率に応じて可変インダクタンス手段のインダクタンス値を変化させてもよい。

この場合、検出される点灯率に応じてインダクタンス値を変化させることができるので、点灯率に応じてインダクタンス値を最適な値に設定することができ、回収効率を向上することができる。

可変インダクタンス手段は、並列に接続された複数のインダクタンス素子と、制御手段に制御され、複数のインダクタンス素子のうち所定のインダクタンス素子を選択する選択手段とを含んでもよい。

この場合、並列に接続された複数のインダクタンス素子のうち所定のインダクタンス素子を選択することができ、複数のインダクタンス素子のうち所定のインダクタンス素子を組み合わせることで、種々のインダクタンス値を実現することができ、点灯率に応じてインダクタンス値を最適な値に設定することができる。

可変インダクタンス手段は、直列に接続された複数のインダクタンス素子と、制御手段に制御され、複数のインダクタンス素子のうち所定のインダクタンス素子を選択する選択手段とを含んでもよい。

この場合、直列に接続された複数のインダクタンス素子のうち所定のインダクタンス素子を選択することができ、複数のインダクタンス素子のうち所定のインダクタンス素子を組み合わせることで、種々のインダクタンス値を実現することができ、点灯率に応じてインダクタンス値を最適な値に設定することができる。

回収手段は、容量性負荷から電荷を回収するための容量性素子をさらに含み、

可変インダクタンス手段は、第1のインダクタンス素子を含み、共振駆動手段は、容量性負荷と容量性素子との間に第1のインダクタンス素子と直列に接続される第1のスイッチ手段を含み、可変インダクタンス手段は、第1のインダクタンス素子の両端に直列に接続される第2のインダクタンス素子および第2のスイッチ手段をさらに含み、制御手段は、第1および第2のスイッチ手段のオン/オフ状態を制御してもよい。

この場合、点灯率に応じて第2のインダクタンス素子を第1のインダクタンス素子と並列に接続することができるので、第1および第2のインダクタンス素子の合成インダクタンス値および第1のインダクタンス素子のインダクタンス値を用いて、点灯率に応じてインダクタンス値を最適な値に設定することができる。

回収手段は、容量性負荷から電荷を回収するための容量性素子をさらに含み、可変インダクタンス手段は、第1のインダクタンス素子を含み、共振駆動手段は、容量性負荷と容量性素子との間に第1のインダクタンス素子と直列に接続される第1のスイッチ手段を含み、可変インダクタンス手段は、容量性負荷と容量性素子との間に直列に接続される第2のインダクタンス素子および第2のスイッチ手段をさらに含み、制御手段は、第1および第2のスイッチ手段のオン/オフ状態を制御してもよい。

この場合、点灯率に応じて第1および第2のスイッチ手段のオン/オフ状態が制御されるので、第1および第2のインダクタンス素子の合成インダクタンス値ならびに第1および第2のインダクタンス素子のインダクタンス値を用いて、点灯率に応じてインダクタンス値を最適な値に設定することができる。また、容量性負荷と容量性素子との間には、一つのスイッチ手段しか挿入されないため、スイッチ手段による損失を必要最低限に抑えることができ、無効電力をより低減することができる。

共振駆動手段は、容量性負荷と容量性素子との間に直列に接続される第3のインダクタンス素子および第3のスイッチ手段をさらに含み、制御手段は、回収時間のうち放電セルが放電する放電回収時間に第1および第2のスイッチ手段の少なくとも一方をオンさせ、回収時間のうち前記放電セルが放電しない非放電回収時間に第3のスイッチ手段をオンさせてもよい。

この場合、放電回収時間に第1および第2のインダクタンス素子の少なくとも一方が容量性負荷と容量性素子との間に接続されるように第1および第2のスイッチ手段のオン/オフ状態が制御されるので、第1および第2のインダクタンス素子の合成インダクタンス値ならびに第1および第2のインダクタンス素子のインダクタンス値を用いて、点灯率に応じて放電回収時間におけるインダクタンス値を最適な値に設定することができる。

また、非放電回収時間に第3のインダクタンス素子が容量性負荷と容量性素子との間に接続されるように第3のスイッチ手段のオン/オフ状態が制御されるので、非放電回収時間において放電セルの放電安定性を考慮することなく無効電力の低減のみを考慮して、第3のインダクタンス素子のインダクタンス値を設定することができる。無効電力をより低減することができる。

共振駆動手段は、第1のスイッチ手段に並列に接続される第3のスイッチ手段をさらに含み、可変インダクタンス手段は、第2のスイッチ手段に並列に接続される第4のスイッチ手段をさらに含み、制御手段は、第1〜第4のスイッチ手段のオン/オフ状態を制御してもよい。

この場合、第1〜第4のスイッチ手段のオン/オフ状態を独立して制御することができるので、駆動パルスの立ち上がり時および立ち下がり時の共振時間を独立して制御することができる。また、第2のインダクタンス素子を維持パルスの立ち上がり時および立ち下がり時に共用しているため、回路構成を簡略化することができる。

制御手段は、第1のスイッチ手段がオンした後に第2のスイッチ手段がオンするように第1および第2のスイッチ手段のオン/オフ状態を制御してもよい。

この場合、容量性素子と第1のインダクタンス素子とが接続された後に第1のインダクタンス素子と第2のインダクタンス素子とが並列に接続されるので、第1のインダクタンス素子のインダクタンス値のみを用いる期間と第1および第2のインダクタンス素子の合成インダクタンス値を用いる期間との比率を変化させることにより、インダクタンス値を種々の値に変化させることができ、点灯率に応じてインダクタンス値を最適な値に設定することができる。

表示装置は、1フィールドを複数のサブフィールドに分割してサブフィールド

ごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換手段をさらに備え、検出手段は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出手段を含み、制御手段は、サブフィールド点灯率検出手段により検出されたサブフィールドごとの点灯率に応じて第2のスイッチ手段がオンする期間を制御してもよい。

この場合、サブフィールドごとに検出した点灯率に応じて第2のスイッチ手段がオンする期間を制御しているので、サブフィールドごとの点灯率に応じてインダクタンス値を変化させることができ、階調表示を行う場合でも、点灯率に応じてインダクタンス値を最適化することができる。

第1および第2のスイッチ手段は、直列に接続された電界効果型トランジスタおよびダイオード、直列に接続された2つの電界効果型トランジスタ、および絶縁ゲートバイポーラトランジスタのうちのいずれか一つであってもよい。

この場合、スイッチ手段が直列に接続された電界効果型トランジスタおよびダイオード、直列に接続された2つの電界効果型トランジスタ、および絶縁ゲートバイポーラトランジスタのうちのいずれか一つから第1および第2のスイッチ手段が構成されているので、これらの各素子によりスイッチング動作を行うことができる。また、直列に接続された2つの電界効果型トランジスタを用いる場合、スイッチ手段における損失を特に低減することができる。

制御手段は、検出手段により検出された点灯率が小さいほどLC共振の共振時間が長くなるように回収手段を制御してもよい。

この場合、検出された点灯率が小さいほどLC共振の共振時間を長くしているので、点灯率が小さい場合は共振時間を長くし、点灯率が大い場合は共振時間を短くすることにより、安定放電電圧を一定にすることができる。特に、点灯率が大い場合は共振時間を短くして安定に放電できるようにすることができ、かつ回収効率を向上して無効電力を低下させてもよい。

制御手段は、検出手段により検出された点灯率に応じて駆動パルスの周期を変化させてもよい。

この場合、点灯率に応じて駆動パルスの周期を変化させることができるので、

点灯率が小さい場合に駆動パルスの周期を長くして回収時間を十分に確保することができる。

本発明のさらに他の局面に従う表示装置の駆動方法は、複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、複数の放電セルは、容量性負荷を含み、表示装置は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段を含み、放電セルに蓄積された電荷を回収し、回収された電荷を用いて容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するステップと、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、検出ステップにより検出された点灯率に応じて回収ステップにおいて駆動パルスが駆動される回収時間およびLC共振の共振時間を変化させるステップとを含むものである。

本発明に係る表示装置の駆動方法においては、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するとともに、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、点灯率に応じて駆動パルスを駆動する回収時間およびLC共振の共振時間を変化させている。それにより、点灯率に応じた最適な回収時間およびLC共振の共振時間で駆動パルスを駆動することができ、したがって、点灯率が大い場合は回収時間を短くして安定に放電できるようにすることができるとともに、共振時間を短くして無効電力を低減することができる。また、点灯率が小さい場合は回収時間を長くして無効電力を低減することができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

本発明のさらに他の局面に従う表示装置の駆動方法は、複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、複数の放電セルは、容量性負荷を含み、表示装置は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段を含み、放電セルに蓄積された電荷を回収し、回収された電荷を用いて容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するステップと、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、検出ステップにより検出された点灯率に応じてLC共振の共振時間を変化させるステップとを含むもので

ある。

本発明に係る表示装置の駆動方法においては、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するとともに、検出された点灯率に応じてLC共振の共振時間を最適化させているので、検出された点灯率に応じてLC共振の共振時間を最適時間に設定することができる。したがって、点灯率が小さい場合はインダクタンス素子のインダクタンス値を大きくして共振時間を短くすることにより、安定放電電圧を一定にすることができる。特に、点灯率が大きい場合はインダクタンス素子のインダクタンス値を小さくして共振時間を短くすることにより、安定放電電圧を一定にすることができる。また、点灯率が大きい場合は共振時間を短くして安定に放電できるようにすることができ、かつ回収効率が向上して無効電力を低下させることができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

本発明のさらに他の局面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であって、放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収回路と、複数の放電セルの同時に点灯させる放電セルの点灯率を検出する検出回路とを備え、複数の放電セルは、容量性負荷を含み、回収回路は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動する共振駆動回路とを含み、表示装置は、検出回路により検出された点灯率に応じて回収回路により駆動パルスが駆動される回収時間およびLC共振の共振時間を変化させるように回収回路を制御する制御回路をさらに備えるものである。

本発明に係る表示装置においては、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するとともに、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、点灯率に応じて駆動パルスを駆動する回収時間およびLC共振の共振時間を最適化させている。それにより、点灯率に応じた最適な回収時間およびLC共振の共振時間で駆動パルスを駆動することができる。したがって、点灯率が大きい場合は回収時間を短くして安定に放電できるようにす

ることができるとともに、共振時間を短くして無効電力を低減することができる。また、点灯率が小さい場合は回収時間を長くして無効電力を低減することができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

本発明のさらに他の局面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であって、放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収回路と、複数の放電セルの同時に点灯させる放電セルの点灯率を検出する検出回路とを備え、複数の放電セルは、容量性負荷を含み、回収回路は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動する共振駆動回路とを含み、表示装置は、検出回路により検出された点灯率に応じてLC共振の共振時間を変化させるように回収回路を制御する制御回路をさらに備えるものである。

本発明に係る表示装置においては、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを駆動するとともに、検出された点灯率に応じてLC共振の共振時間を最適化させているので、検出された点灯率に応じてLC共振の共振時間を最適時間に設定することができる。したがって、点灯率が小さい場合はインダクタンス素子のインダクタンス値を大きくして共振時間を短くすることにより、安定放電電圧を一定にすることができる。特に、点灯率が大きい場合は共振時間を短くして安定に放電できるようにすることができ、かつ回収効率が向上して無効電力を低下させることができる。また、回収時間を一定に变化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

図面の簡単な説明

図 1 は、本発明の第 1 の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図 2 は、図 1 の PDP におけるスキャン電極およびサステイン電極の駆動電圧の一例を示すタイミング図である。

図 3 は、図 1 に示すサステインドライバの構成を示す回路図である。

図 4 は、図 1 に示すサブフィールド処理器の構成を示すブロック図である。

図 5 は、図 3 に示すサステインドライバの維持期間の動作の一例を示すタイミング図である。

図 6 は、図 5 に示すサステインドライバの維持期間の動作を示す第 1 のタイミング図である。

図 7 は、図 6 に示すサステインドライバの維持期間の動作を示す第 2 のタイミング図である。

図 8 は、図 7 に示すサステインドライバの維持期間の動作を示す第 3 のタイミング図である。

図 9 は、図 8 に示すサステインドライバの維持期間の動作を示す第 4 のタイミング図である。

図 10 は、図 9 に示すサステインドライバの維持期間の動作を示す第 5 のタイミング図である。

図 11 は、図 10 に示すサステインドライバの維持期間の動作を示す第 6 のタイミング図である。

図 12 は、図 11 に示すサステインドライバの維持期間の動作を示す第 7 のタイミング図である。

図 13 は、図 12 に示すサステインドライバの維持期間の動作を示す第 8 のタイミング図である。

図 14 は、図 13 に示すサステインドライバの維持期間の動作を示す第 9 のタイミング図である。

図 15 は、図 14 に示すサステインドライバの維持期間の動作を示す第 10 のタイミング図である。

図 16 は、図 15 に示すサステインドライバの維持期間の動作を示す第 11 のタイミング図である。

図 17 は、図 16 に示すサステインドライバの維持期間の動作を示す第 12 のタイミング図である。

図 18 は、図 17 に示すサステインドライバの維持期間の動作を示す第 13 のタイミング図である。

図 19 は、本発明の第 3 の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図 20 は、図 19 に示すサブフィールド処理器の構成を示すブロック図である。

図 21 は、図 19 に示すサステインドライバの構成を示す回路図である。

図 22 は、図 21 に示すサステインドライバの維持期間と遅延時間との関係の一例を示す図である。

図 23 は、図 22 に示すサステインドライバの維持期間の動作を示す第 1 のタイミング図である。

図 24 は、図 23 に示すサステインドライバの維持期間の動作を示す第 2 のタイミング図である。

図 25 は、図 24 に示すサステインドライバの維持期間の動作を示す第 3 のタイミング図である。

図 26 は、図 25 に示すサステインドライバの維持期間の動作を示す第 4 のタイミング図である。

図 27 は、図 26 に示すサステインドライバの維持期間の動作を示す第 5 のタイミング図である。

図 28 は、図 27 に示すサステインドライバの維持期間の動作を示す第 6 のタイミング図である。

図 29 は、図 28 に示すサステインドライバの維持期間の動作を示す第 7 のタイミング図である。

図 30 は、図 29 に示すサステインドライバの維持期間の動作を示す第 8 のタイミング図である。

図 31 は、図 30 に示すサステインドライバの維持期間の動作を示す第 9 のタイミング図である。

図 32 は、図 31 に示すサステインドライバの維持期間の動作を示す第 10 のタイミング図である。

図 33 は、図 32 に示すサステインドライバの維持期間の動作を示す第 11 のタイミング図である。

図 3 4 は、図 3 1 に示すサステインドライバの維持期間の動作を示す第 3 のタイミング図である。

図 3 5 は、図 3 1 に示すサステインドライバの維持期間の動作を示す第 4 のタイミング図である。

図 3 6 は、本発明の第 5 の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図 3 7 は、図 3 6 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 8 は、図 3 6 に示すサステインドライバの構成を示す回路図である。

図 3 9 は、図 3 8 に示すサステインドライバの維持期間の動作を示す第 1 のタイミング図である。

図 4 0 は、図 3 8 に示すサステインドライバの維持期間の動作を示す第 2 のタイミング図である。

図 4 1 は、図 3 8 に示すサステインドライバの維持期間の動作を示す第 3 のタイミング図である。

図 4 2 は、図 3 8 に示すサステインドライバの維持期間の動作を示す第 4 のタイミング図である。

図 4 3 は、本発明の第 6 の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図 4 4 は、図 4 3 に示すサブフィールド処理器の構成を示すブロック図である。

図 4 5 は、共振時間と無効電力損失との関係の一例を示す図である。

図 4 6 は、各共振時間における点灯率と安定に放電を行うことができる安定放電電圧との関係の一例を示す図である。

図 4 7 は、従来のプラズマディスプレイ装置のサステインドライバの構成を示す回路図である。

図 4 8 は、図 4 7 に示すサステインドライバの維持期間の動作を示すタイミング図である。

発明を実施するための最良の形態

以下、本発明に係る表示装置の一例として A C 型プラズマディスプレイ装置について説明する。図 1 は、本発明の第 1 の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図 1 のプラズマディスプレイ装置は、A/D コンバータ（アナログ・デジタル変換器）1、映像信号－サブフィールド対応付け器 2、サブフィールド処理器 3、データドライバ 4、スキヤンドライバ 5、サステインドライバ 6、PDP（プラズマディスプレイパネル）7 およびサブフィールド点灯率測定器 8 を備える。A/D コンバータ 1 には、映像信号 VD が入力される。A/D コンバータ 1 は、アナログの映像信号 VD をデジタルの画像データに変換し、映像信号－サブフィールド対応付け器 2 へ出力する。映像信号－サブフィールド対応付け器 2 は、1 フィールドを複数のサブフィールドに分割して表示するため、1 フィールドの画像データから各サブフィールドの画像データ SP を作成し、サブフィールド処理器 3 およびサブフィールド点灯率測定器 8 へ出力する。

サブフィールド点灯率測定器 8 は、サブフィールドごとの画像データ SP から、PDP 7 上で同時に駆動される放電セル 14 の点灯率を検出し、その結果をサブフィールド点灯率信号 SL としてサブフィールド処理器 3 へ出力する。

ここで、点灯率とは、独立に点灯／非点灯の状態に制御することができる放電空間の最小単位を放電セルと呼ぶとすると、

(点灯率) = (同時に点灯させる放電セルの数) / (PDP の全放電セル数) をいうものとする。

具体的には、サブフィールド点灯率測定器 8 は、映像信号－サブフィールド対応付け器 2 によって生成されるサブフィールドごとの放電セルの点灯／非点灯を表す 1 ビット情報に分解された映像信号情報をを用いてすべてのサブフィールドの点灯率を別々に計算し、その結果をサブフィールド点灯率信号 SL としてサブフィールド処理器 3 へ出力する。

例えば、サブフィールド点灯率測定器 8 は、内部にカウンタを備え、点灯／非点灯を表す 1 ビット情報に分解された映像信号情報が点灯を表す場合にカウンタ

の値を1ずつ増加させることにより点灯している放電セルの総数をサブフィールドごとに求め、これをPDP7のすべての放電セル数で除算して点灯率を求める。

サブフィールド処理器3は、サブフィールドごとの画像データSPおよびサブフィールド点灯率信号SL等からデータドライバ駆動制御信号DS、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作成し、それぞれデータドライバ4、スキャンドライバ5およびサステインドライバ6へ出力する。

PDP7は、複数のアドレス電極（データ電極）11、複数のスキャン電極（走査電極）12および複数のサステイン電極（維持電極）13を含む。複数のアドレス電極11は、画面の垂直方向に配列され、複数のスキャン電極12および複数のサステイン電極13は、画面の水平方向に配列されている。また、複数のサステイン電極13は、共通に接続されている。アドレス電極11、スキャン電極12およびサステイン電極13の各交点には、放電セル14が形成され、各放電セル14が画面上の画素を構成する。

データドライバ4は、PDP7の複数のアドレス電極11に接続されている。スキャンドライバ5は、各スキャン電極12ごとに設けられた駆動回路を内部に備え、各駆動回路がPDP7の対応するスキャン電極12に接続されている。サステインドライバ6は、PDP7の複数のサステイン電極13に接続されている。

データドライバ4は、データドライバ駆動制御信号DSに従い、書き込み期間において、画像データSPに応じてPDP7の該当するアドレス電極11に書き込みパルスを印加する。スキャンドライバ5は、スキャンドライバ駆動制御信号CSに従い、書き込み期間において、シフトパルスを垂直走査方向にシフトしつつPDP7の複数のスキャン電極12に書き込みパルスを順に印加する。これにより、該当する放電セル14においてアドレス放電が行われる。

また、スキャンドライバ5は、スキャンドライバ駆動制御信号CSに従い、維持期間において、周期的な維持パルスをPDP7の複数のスキャン電極12に印加する。一方、サステインドライバ6は、サステインドライバ駆動制御信号US

に従い、維持期間において、PDP7の複数のサステイン電極13に、スキャン電極12の維持パルスに対して180°位相のずれた維持パルスを同時に印加する。これにより、該当する放電セル14において維持放電が行われる。

また、上記の維持期間において、スキャンドライバ5およびサステインドライバ6は、後述するように、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USに従い、サブフィールド点灯率信号SLに応じて維持パルスの波形および周期を変化させる。

図1に示すプラズマディスプレイ装置では、階調表示駆動方式として、ADS（Address Display-Period Separation：アドレス・表示期間分離）方式が用いられている。ADS方式では、1フィールド（1/60秒=16.67ms）を複数のサブフィールドに時間的に分割する。

例えば、8ビットで256階調表示を行う場合には、1フィールドを8つのサブフィールドSF1～SF8に分割する。各サブフィールドSF1～SF8では、それぞれ、1、2、4、8、16、32、64、128の明るさの重み付けがなされ、これらのサブフィールドSF1～SF8を組み合わせることで、明るさのレベルを0～255までの256段階で調整し、階調表示を行うことができる。なお、サブフィールドの分割数および重み付け値等は、上記の例に特に限定されず、種々の変更が可能であり、例えば、動画面類似輪郭を低減するために、サブフィールドSF8を二つに分割して二つのサブフィールドの重み付け値を64に設定してもよい。

図2は、図1のPDP7におけるスキャン電極12およびサステイン電極13の駆動電圧の一例を示すタイミング図である。

初期化および書き込み期間には、複数のスキャン電極12に初期化パルス（セツトアップパルス）Psetが同時に印加される。その後、複数のスキャン電極12に書き込みパルスPwが順に印加される。これにより、PDP7の該当する放電セルにおいてアドレス放電が起こる。

次に、維持期間において、複数のスキャン電極12に維持パルスPscが周期的に印加され、複数のサステイン電極13に維持パルスPsuが周期的に印加される。維持パルスPsuの位相は、維持パルスPscの位相に対して180°ず

れている。これにより、アドレッシング放電に続いて維持放電が起こる。

図3は、図1に示すサステインドライバ6の構成を示す回路図である。なお、スキャンドライバ5は、サステインドライバ6と同様に構成され、同様に動作するので、スキャンドライバ5に関する詳細な説明を省略し、サステインドライバ6についてのみ、以下詳細に説明する。

図3に示すサステインドライバ6は、FET（電界効果型トランジスタ、以下トランジスタと称す）Q1～Q4、回収コンデンサC1、回収コイルLおよびダイオードD1、D2を含む。

トランジスタQ1は、一端が電源端子V1に接続され、他端がノードN1に接続され、ゲートには制御信号S1が入力される。電源端子V1には、維持電圧V_{su}が印加される。トランジスタQ2は、一端がノードN1に接続され、他端が接地端子に接続され、ゲートには制御信号S2が入力される。

ノードN1は、例えば480本のサステイン電極13に接続されているが、図3では、複数のサステイン電極13と接地端子との間の全容量に相当するパネル容量C_pが示されている。なお、この点に関しては、以下の他の実施の形態によるサステインドライバについても同様である。

回収コンデンサC1は、ノードN3と接地端子との間に接続される。トランジスタQ3およびダイオードD1は、ノードN3とノードN2との間に直列に接続される。ダイオードD2およびトランジスタQ4は、ノードN2とノードN3との間に直列に接続される。トランジスタQ3のゲートには、制御信号S3が入力され、トランジスタQ4のゲートには制御信号S4が入力される。回収コイルLは、ノードN2とノードN1との間に接続される。

図4は、図1に示すサブフィールド処理器3の構成を示すブロック図である。

図4に示すサブフィールド処理器3は、点灯率/回収時間LUT（ルックアップテーブル）31、回収時間決定部32、点灯率/維持周期LUT33、維持周期決定部34および放電制御信号発生器35を含む。

点灯率/回収時間LUT31は、回収時間決定部32と接続され、実験データに基づく点灯率と回収時間との関係をテーブル形式で記憶している。例えば、点灯率が0～10%に対して回収時間として1300nsが記憶され、点灯率が1

0～50%に対して回収時間として1100nsが記憶され、点灯率が50～80%に対して回収時間として900nsが記憶され、点灯率が80～90%に対して回収時間として700nsが記憶され、点灯率が90～100%に対して600nsが記憶されている。ここで、回収時間とは、回収コイルLおよびパネル容量C_pによるLC共振により維持パルスP_{su}を駆動する時間をいう。

回収時間決定部32は、放電制御信号発生器35に接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応する回収時間を点灯率/回収時間LUT31から読み出し、読み出した回収時間を放電制御信号発生器35へ出力する。なお、回収時間の決定は、上記のように実験データに基づく点灯率と回収時間との関係をテーブル形式で記憶する例に特に限定されず、点灯率と回収時間との関係を表す近似式から点灯率に対応する回収時間を求めるようにしてもよい。

点灯率/維持周期LUT33は、維持周期決定部34と接続され、実験データに基づく点灯率と維持周期との関係をテーブル形式で記憶している。例えば、点灯率が0～50%に対して維持周期として8μsが記憶され、点灯率が50～80%に対して維持周期として7μsが記憶され、点灯率が80～100%に対して維持周期として6μsが記憶されている。ここで、維持周期とは、維持パルスP_{su}の周期をいう。

維持周期決定部34は、放電制御信号発生器35と接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応する維持周期を点灯率/維持周期LUT33から読み出し、読み出した維持周期を放電制御信号発生器35へ出力する。なお、維持周期の決定は、上記のように実験データに基づく点灯率と維持周期との関係をテーブル形式で記憶する例に特に限定されず、点灯率と維持周期との関係を表す近似式等を用いてもよい。

放電制御信号発生器35は、回収時間決定部32により決定された回収時間および維持周期決定部34に決定された維持周期でサステインドライバ6が維持パルスP_{su}を出力するように、サステインドライバ駆動制御信号USとして制御信号S1～S4を出力する。

なお、スキャンドライバ5についても上記と同様にサブフィールド処理器3に

より制御され、同様にサブフィードの点灯率に応じてスキヤン電極12に印加される維持パルスの波形および周期が制御される。

本実施の形態では、トランジスタQ3、Q4、回収コンデンサCr、回収コイルLおよびダイオードD1、D2が回収手段に相当し、サブフィード点灯率検出器8が検出手段およびサブフィード点灯率検出手段に相当し、サブフィード処理器3が制御手段に相当し、映像信号-サブフィード対応付け器2が変換手段に相当する。また、回収コイルLがインダクタンス手段およびインダクタンス素子に相当し、トランジスタQ3、Q4、回収コンデンサCrおよびダイオードD1、D2が共振駆動手段に相当する。

図5は、図3に示すサステインドライバ6の維持期間の動作の一例を示すタイミング図である。図5には、図3のノードN1の電圧およびトランジスタQ1～Q4に入力される制御信号S1～S4が示される。

まず、期間TAにおいて、制御信号S2がローレベルになりトランジスタQ2がオフし、制御信号S3がハイレベルになりトランジスタQ3がオンする。このとき、制御信号S1はローレベルにありトランジスタQ1はオフし、制御信号S4はローレベルにありトランジスタQ4はオフしている。したがって、回収コンデンサCrがトランジスタQ3およびダイオードD1を介して回収コイルLに接続され、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が接地電位からピーク電圧Vpまで上昇する。

このとき、ノードN1の電圧が維持期間における放電開始電圧を越えると、放電セル14が放電を開始し、維持放電が行われる。また、回収コンデンサCrの電荷がトランジスタQ3、ダイオードD1および回収コイルLを介してパネル容量Cpへ放出される。

次に、期間TBにおいて、制御信号S1がハイレベルになりトランジスタQ1がオンし、制御信号S3がローレベルになりトランジスタQ3がオフする。したがって、ノードN1が電源端子V1に接続され、ノードN1の電圧が上昇し、維持電圧Vsuに固定される。

次に、期間TCにおいて、制御信号S1がローレベルになりトランジスタQ1がオフし、制御信号S4がハイレベルになりトランジスタQ4がオンする。した

がって、回収コンデンサCrがダイオードD2およびトランジスタQ4を介して回収コイルLに接続され、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が緩やかに降下する。このとき、パネル容量Cpに蓄えられた電荷は、回収コイルL、ダイオードD2およびトランジスタQ4を介して回収コンデンサCrに蓄えられ、電荷が回収される。

次に、期間TDにおいて、制御信号S2がハイレベルになりトランジスタQ2がオンし、制御信号S4がローレベルになりトランジスタQ4がオフする。したがって、ノードN1が接地端子に接続され、ノードN1の電圧が降下し、接地電位に固定される。

ここで、図5に示す例では、期間TA、TCが回収時間であり、このうち期間TAが放電セルが放電する放電回収時間であり、期間TCが放電セルが放電しない非放電回収時間である。

また、回収コイルLおよびパネル容量CpによるLC共振により維持パルスPsuがピークに達するまでの時間を共振時間というものとし、回収コイルLのインダクタンス値をLおよびパネル容量Cpの容量をCpとすると、共振時間Trは、次式で表される。

$$Tr = \pi (L \cdot Cp)^{1/2}$$

したがって、図5に示す例では、期間TAの終了時に維持パルスPsuが回収コイルLおよびパネル容量CpによるLC共振によるピーク電圧Vpに達しているため、期間TAは、共振時間でもある。

上記の動作を維持期間において繰り返し行うことにより、接地電位から維持電圧Vsuに立ち上がるたびに放電セル14を放電させる周期的な維持パルスPsuを複数のサステイン電極13に印加することができる。なお、上記と同様に、スキヤン電極12にも、スキヤンドライバ5により上記の維持パルスPsuと同様の波形を有し、180°位相のずれた維持パルスPscが周期的に印加される。

図6は回収時間および共振時間を説明するための波形図である。図6において、CLは図3のノードN1を電源電圧（維持電圧Vsu）にクランプするタイミングを表す。回収時間は、回収開始からノードN1を電源電圧にクランプする

までの時間である。一方、共振時間は、回収開始からノードN1がLC共振による波形の本来のピーク電圧に達するまでの時間である。

図7は回収時間の可変制御を説明するための波形図である。共振時間を固定して回収時間を変化させた場合には、トランジスタQ1がオンすることによりノードN1が電源端子V1に接続された時点からノードN1の電圧が電源電圧に達するまでのノードN1の電圧の上昇量が変化する。それにより、無効電力損失が変化する。この場合、回収時間が長いほど無効電力損失が小さくなる。

図8は共振時間の可変制御を説明するための波形図である。回収時間を固定して共振時間を変化させた場合には、トランジスタQ1がオンすることによりノードN1が電源端子V1に接続された時点からノードN1の電圧が電源電圧に達するまでのノードN1の電圧の上昇量が変化する。それにより、無効電力損失が変化する。この場合、共振時間が短いほど無効電力損失が小さくなる。

次に、図1に示すサブフィードバック処理器3による維持パルスの回収時間および維持周期の制御動作について説明する。

図9は、回収時間と無効電力損失との関係の一例を示す図であり、共振時間が1300nsに固定し、回収時間を変化させたときの1パルス当たりの無効電力損失を計測したデータを示している。図9に示すように、回収時間が長くなるほど、1パルス当たりの無効電力損失が小さくなることがわかる。

図10は、各回収時間における点灯率と安定に放電を行うことができる安定放電電圧との関係の一例を示す図である。図10に示すように、回収時間が長くなるにつれ、点灯率が同じ場合でも、安定放電電圧が高くなることがわかる。例えば、回収時間が1300nsの場合、点灯率が0～10%の範囲では、維持パルスPsuの維持電圧Vsu以下で安定に放電することができるが、約25%を超えた時点から維持電圧Vsuでは安定に放電できなくなることがわかる。

このように、回収時間が短い場合、点灯率が大きい場合でも小さい場合でも安定に放電を行うことができるが、回収時間が長くなると、点灯率が小さい場合は安定に発光することができず、点灯率が大きくなると、安定に放電することができない。

したがって、本実施の形態では、点灯率が小さい場合に回収時間を長くし、点

灯率が大きい場合に回収時間を短くし、いずれの点灯率の場合でも安定に放電させながら、点灯率が小さいときの無効電力を低減している。

具体的には、図10に示す実験部分を用い、点灯率が0～10%の範囲では回収時間を1300nsに設定し、点灯率が10～50%の範囲では回収時間を1100nsに設定し、点灯率が50～80%の範囲では回収時間を900nsに設定し、点灯率が80～90%の範囲では回収時間を700nsに設定し、点灯率が90～100%の範囲では回収時間を600nsに設定している。

すなわち、サブフィードバック処理器3は、点灯率が0～10%の場合に、期間TAが1300nsになるように制御信号S1～S4を発生させ、点灯率が10～50%の場合に、期間TAが1100nsとなるように制御信号S1～S4を発生させ、点灯率が50～80%の場合に、期間TAが900nsとなるように制御信号S1～S4を発生させ、点灯率が80～90%の場合に、期間TAが700nsとなるように制御信号S1～S4を発生させ、点灯率が90～100%の場合に、期間TAが600nsとなるように制御信号S1～S4を発生させている。

この結果、全ての点灯率に対して維持電圧Vsuに対して十分低い電圧で安定に放電することができるとともに、点灯率が小さくなるほど回収時間を長くし、点灯率の低下とともに無効電力を低減している。

また、サブフィードバック処理器3は、点灯率が0～10%の場合に、維持周期が8μsとなるように制御信号S1～S4を発生させ、点灯率が10～50%の場合に、維持周期が7μsとなるように制御信号S1～S4を発生させ、点灯率が80～100%の場合に、維持周期が6μsとなるように制御信号S1～S4を発生させている。したがって、点灯率が小さい場合に駆動パルスの周期を長くして回収時間を十分に確保することができる。

上記のように、本実施の形態では、サブフィードバックの点灯率を検出し、検出されたサブフィードバックの点灯率が小さくなるほど、維持パルスの回収時間および維持周期を長くしている。したがって、点灯率が大きい場合は回収時間を短くして安定に放電できるようにすることができるとともに、点灯率が小さい場合は回収時間を長くして無効電力を低減することができる。この結果、点灯率が

変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

また、本実施の形態のブラズマディスプレイ装置は、簡単な回路構成で実現される。

なお、本実施の形態では、点灯率に応じて回収時間および維持期間をともに変化させているが、回収時間のみを変化させるようにしてもよい。

次に、本発明の第2の実施の形態によるブラズマディスプレイ装置について説明する。図11は、本発明の第2の実施の形態によるブラズマディスプレイ装置の構成を示すブロック図である。

図11に示すブラズマディスプレイ装置と図1に示すブラズマディスプレイ装置とで異なる点は、サブフィールドごとの点灯率に応じてスキャンドライバ5aおよびサステインドライバ6aのインダクタンス値を変化させるインダクタンス制御回路9が付加された点であり、その他の点は図1に示すブラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分として点灯率に応じた共振時間の制御についてのみ詳細に説明する。なお、本実施の形態でも、第1の実施の形態と同様に点灯率に応じて回収時間および維持期間が制御される。

図11に示すインダクタンス制御回路9は、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLを受け、サブフィールドごとの点灯率に応じてLC共振に寄与するインダクタンス値を制御するためのインダクタンス制御信号LC、LUをスキャンドライバ5aおよびサステインドライバ6aへそれぞれ出力する。

図12は、図11に示すインダクタンス制御回路9の構成を示すブロック図である。図12に示すインダクタンス制御回路9は、点灯率/インダクタンスLUT91およびインダクタンス決定部92を含む。

点灯率/インダクタンスLUT91は、インダクタンス決定部92と接続され、実験データに基づく点灯率とLC共振に寄与するインダクタンス値との関係をテーブル形式で記憶している。例えば、点灯率が0～50%に対してインダクタンス値として1800nHが記憶され、点灯率が50～80%に対してインダク

タンス値として1300nHが記憶され、点灯率が80～90%に対してインダクタンス値として520nHが記憶され、点灯率が90～100%に対してインダクタンス値として360nHが記憶されている。

インダクタンス決定部92は、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応するインダクタンス値を点灯率/インダクタンスLUT91から読み出し、スキャンドライバ5aおよびサステインドライバ6aのLC共振に寄与するインダクタンス値を読み出したインダクタンス値に設定するためのインダクタンス制御信号LC、LUをスキャンドライバ5aおよびサステインドライバ6aへそれぞれ出力する。なお、インダクタンス値の決定は、上記のように実験データに基づく点灯率とインダクタンス値との関係をテーブル形式で記憶する例に特に限定されず、点灯率とインダクタンス値との関係を表す近似式から点灯率に対応するインダクタンス値を求めるようにしてもよい。

上記の構成により、インダクタンス制御回路9は、サブフィールド点灯率測定器8により測定された点灯率に応じてスキャンドライバ5aおよびサステインドライバ6aのLC共振に寄与するインダクタンス値を制御する。

図13は、図11に示すサステインドライバ6aの構成を示す回路図である。

なお、本実施の形態のスキャンドライバ5aもサステインドライバ6aと同様に構成され、同様に動作するので、スキャンドライバ5aに関する詳細な説明を省略し、サステインドライバ6aについてのみ、以下詳細に説明する。

図13に示すサステインドライバ6aと図3に示すサステインドライバ6とで異なる点は、回収コイルLがインダクタンス制御信号LUに応じてインダクタンス値を変化させる可変インダクタンス部VLに変更された点であり、その他の点は図3に示すサステインドライバ6と同様であるので同一部分に同一符号を付し、以下異なる点についてのみ詳細に説明する。

図13に示す可変インダクタンス部VLは、ノードN2とノードN1との間に接続され、インダクタンス制御回路9から出力されるインダクタンス制御信号LUに応じてインダクタンス値を変化させる。

図14は、図13に示す可変インダクタンス部VLの一例を示す回路図である

。図14に示す可変インダクタンス部VLは、回収コイルLA～LDおよびトランジスタQA～QDを含む。

回収コイルLAおよびトランジスタQAは、ノードN1とノードN2との間に直列に接続され、以降同様に回収コイルLB～LDおよびトランジスタQB～QDがそれぞれノードN1とノードN2との間に直列に接続されている。トランジスタQA～QDの各ゲートには、インダクタンス制御信号SA～SDが入力される。インダクタンス制御信号SA～SDは、図12に示すインダクタンス決定部92からインダクタンス制御信号LUとして出力される信号である。

本実施の形態では、トランジスタQ3、Q4、回収コンデンサCr、可変インダクタンス部VLおよびダイオードD1、D2が回収手段に相当し、サブフィード処理器3およびインダクタンス制御回路9が制御手段に相当し、可変インダクタンス部VLがインダクタンス手段および可変インダクタンス手段に相当し、回収コイルLA～LDがインダクタンス素子に相当し、トランジスタQA～QDが選択手段に相当し、その他の点は、第1の実施の形態と同様である。

図15は、図14に示す可変インダクタンス部VLのトランジスタQA～QDのオン/オフ状態と各状態に対応する維持パルスPsuの立ち上がり時の駆動波形を示す概略図である。

図15に示すように、点灯率が90～100%の場合、インダクタンス決定部92からインダクタンス制御信号SA～SDがハイレベルで出力され、トランジスタQA～QDがオンされると、ノードN2とノードN1との間に回収コイルLA～LDが並列に接続される。したがって、可変インダクタンス部VLの合成インダクタンス値は、最も小さい値、例えば360nHとなり、共振時間が600nsとなる。この結果、維持パルスPsuの立ち上がり時の駆動波形は、ピーク電圧Vpが低く、回収時間が短い駆動波形となる。

次に、点灯率が80～90%の場合、インダクタンス決定部92からインダクタンス制御信号SA～SCがハイレベルで出力されるとともに、インダクタンス制御信号SDがローレベルで出力され、トランジスタQA～QCがオンされ、トランジスタQDがオフされると、ノードN2とノードN1との間に回収コイルLA～LCが並列に接続される。したがって、可変インダクタンス部VLの合成イ

ンダクタンス値は、より大きな値、例えば680nHとなり、共振時間が800nsとなる。この結果、維持パルスPsuの立ち上がり時の駆動波形のピーク電圧Vpがより高くなるとともに、回収時間もより長くなる。

次に、点灯率が50～80%の場合、インダクタンス決定部92からインダクタンス制御信号SA、SBがハイレベルで出力されるとともに、インダクタンス制御信号SC、SDがローレベルで出力され、トランジスタQA、QBがオンされ、トランジスタQC、QDがオフされると、ノードN2とノードN1との間に回収コイルLA、LBが並列に接続される。したがって、可変インダクタンス部VLの合成インダクタンス値は、さらに大きな値、例えば1300nHとなり、共振時間が1100nsとなる。この結果、維持パルスPsuの駆動波形のピーク電圧Vpがさらに高くなるとともに、回収時間もさらに長くなる。

最後に、点灯率が0～50%の場合、インダクタンス決定部92からインダクタンス制御信号SAがハイレベルで出力されるとともに、インダクタンス制御信号SB～SDがローレベルで出力され、トランジスタQAがオンされ、トランジスタQB～QDがオフされると、ノードN2とノードN1との間に回収コイルLAのみが接続される。したがって、可変インダクタンス部VLのインダクタンス値は、回収コイルLAのインダクタンス値となり、インダクタンス値が最大、例えば1800nHとなり、共振時間が1300nsとなる。この結果、維持パルスPsuの駆動波形のピーク電圧Vpが最大になるとともに、回収時間も最長となる。

図16は、共振時間と無効電力損失との関係の一例を示す図である。図16に示すように、共振時間が長くなるほど、1パルス当たりの無効電力損失が小さくなる。したがって、LC共振に寄与するインダクタンス値を大きくすることにより、1パルス当たりの無効電力損失を小さくすることができる。

これは、インダクタンス値が大きくなるほど、回収効率 $\eta (=Vp/Vsus \times 100(\%))$ が向上し、維持パルスの維持電圧Vusが一定の場合、回収時間のピーク電圧Vpが上昇し、無効電力を低減することができるためである。

上記のように、本実施の形態では、第1の実施の形態と同様にサブフィードごとの点灯率に応じて回収時間および維持周期を制御するとともに、サブフィー

ルドごとの点灯率が小さくなるほど、可変インダクタンス部VLのインダクタンス値を大きくして共振時間を長くしている。したがって、点灯率が小さい場合はインダクタンス値を大きくして共振時間を長くすることができるので、回収効率を向上して無効電力をより低下させることができる。

図17は、図13に示す可変インダクタンス部LUの他の構成を示す回路図である。

図17に示す可変インダクタンス部は、回収コイルLA'～LD'およびトランススタQA'～QD'を含む。

回収コイルLA'およびトランススタQA'は並列に接続され、以降同様に回収コイルLB'～LD'がトランススタQB'～QD'とそれぞれ並列に接続され、並列に接続された回収コイルLA'～LD'およびトランススタQA'～QD'がノードN2とノードN1との間に直列に接続される。トランススタQA'～QD'の各ゲートには、インダクタンス制御信号SA'～SD'が入力される。インダクタンス制御信号SA'～SD'は、図12に示すインダクタンス制御部92からインダクタンス制御信号LUとして出力される信号である。

図18は、図17に示す可変インダクタンス部のトランススタQA'～QD'のオン/オフ状態と各状態に対応する維持パルスP_{su}の立ち上がり時の駆動波形を示す概略図である。

図18に示すように、点灯率が90～100%の場合、インダクタンス決定部92からインダクタンス制御信号SA'～SC'がハイレベルで出力されるとともに、インダクタンス制御信号SD'がローレベルで出力され、トランススタQA'～QC'がオンされ、トランススタQD'がオフされると、ノードN2とノードN1との間に回収コイルLD'が接続される。したがって、可変インダクタンス部の合成インダクタンス値は、回収コイルLD'のインダクタンス値となり、インダクタンス値が最も小さい値、例えば360nHとなり、共振時間が600nsとなる。この結果、維持パルスP_{su}の立ち上がり時の駆動波形は、ピーク電圧V_pが低く、回収時間が短い駆動波形となる。

次に、点灯率が80～90%の場合、インダクタンス決定部92からインダクタンス制御信号SA'、SB'がハイレベルで出力されるとともに、インダク

タンス制御信号SC'、SD'がローレベルで出力され、トランススタQA'、QB'がオンされ、トランススタQC'、QD'がオフされると、ノードN2とノードN1との間に回収コイルLC'、LD'が直列に接続される。したがって、可変インダクタンス部の合成インダクタンス値は、回収コイルLC'、LD'のインダクタンス値の合計値となり、インダクタンス値がより大きな値、例えば680nHとなり、共振時間が800nsとなる。この結果、維持パルスP_{su}の立ち上がり時の駆動波形のピーク電圧V_pがより高くなるとともに、回収時間もより長くなる。

次に、点灯率が50～80%の場合、インダクタンス決定部92からインダクタンス制御信号SA'がハイレベルで出力されるとともに、インダクタンス制御信号SB'～SD'がローレベルで出力され、トランススタQA'がオンされ、トランススタQB'～QD'がオフされると、ノードN2とノードN1との間に回収コイルLB'～LD'が直列に接続される。したがって、可変インダクタンス部の合成インダクタンス値は、回収コイルLB'～LD'のインダクタンス値の合計値となり、インダクタンス値がさらに大きな値、例えば1300nHとなり、共振時間が1100nsとなる。この結果、維持パルスP_{su}の駆動波形のピーク電圧V_pがさらに高くなるとともに、回収時間もさらに長くなる。

最後に、点灯率が0～50%の場合、インダクタンス決定部92からインダクタンス制御信号SA'～SD'がローレベルで出力され、トランススタQA'～QD'がオフされると、ノードN2とノードN1との間に回収コイルLA'～LD'が直列に接続される。したがって、可変インダクタンスの合成インダクタンス値は、回収コイルLA'～LD'の各インダクタンス値の合計値となり、インダクタンス値が最大、例えば1800nHとなり、共振時間が1300nsとなる。この結果、維持パルスP_{su}の駆動波形のピーク電圧V_pが最大になるとともに、回収時間も最長となる。

上記のようにして、図17に示す可変インダクタンス部でも、図14に示す可変インダクタンス部VLと同様の効果を得ることができる。

なお、回収コイルおよびトランススタの接続数は、上記の4つに特に限定されず、種々の接続数に変更可能である。また、可変インダクタンス部としては、上

記の各例に特に限定されず、インダクタンス制御信号に応じてインダクタンス値を可変できるものであれば他の構成であってもよい。

また、本実施の形態では、点灯率に応じて回収時間、共振時間および維持周期をともに変化させているが、共振時間のみを変化させるようにしてもよい。

次に、本発明の第3の実施の形態によるプラズマディスプレイ装置について説明する。図19は、本発明の第3の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図19に示すプラズマディスプレイ装置と図1に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器3が点灯率に応じて共振時間、放電回収時間および維持周期を変化させるようにスキャンドライバ5bおよびサステインドライバ6bを制御するサブフィールド処理器3aに変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図19に示すサブフィールド処理器3aは、図1に示すサブフィールド処理器3の動作に加え、サブフィールド点灯率信号SLに応じて共振時間、放電回収時間および維持周期を変化させるためのスキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作成し、それぞれスキャンドライバ5bおよびサステインドライバ6bへ出力する。

スキャンドライバ5bおよびサステインドライバ6bは、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USに応じて動作し、点灯率に応じて維持パルスの共振時間、放電回収時間および維持周期を変化させ、PDP7のスキャン電極12およびサステイン電極13へ出力する。

図20は、図19に示すサブフィールド処理器3aの構成を示すブロック図である。図20に示すサブフィールド処理器3aと図4に示すサブフィールド処理器3とで異なる点は、点灯率/共振時間LUT36および共振時間決定部37が付加され、放電制御信号発生器35が放電制御信号発生器35aに変更された点であり、その他の点は図4に示すサブフィールド処理器3と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図20に示す点灯率/共振時間LUT36は、共振時間決定部37と接続され

、実験データに基づく点灯率と共振時間との関係をテーブル形式で記憶している。例えば、表1に示すように、点灯率が0~10%に対して共振時間として1300nsが記憶され、点灯率が10~20%に対して共振時間として1200nsが記憶され、点灯率が20~30%に対して共振時間として1100nsが記憶され、点灯率が30~40%に対して共振時間として1000nsが記憶され、点灯率が40~50%に対して共振時間として850nsが記憶され、点灯率が50~60%に対して共振時間として750nsが記憶され、点灯率が60~70%に対して共振時間として700nsが記憶され、点灯率が70~80%に対して共振時間として600nsが記憶されている。

[表1]

点灯率 (%)	回収時間 (ns)	共振時間 (ns)	維持周期 (μs)
0	1100	1300	8
10	1000	1200	8
20	900	1100	7
30	800	1000	7
40	700	850	6
50	650	800	6
60	600	750	6
70	550	700	6
80	500	600	5
90	500	600	5
100	500	600	5

共振時間決定部37は、放電制御信号発生器35aと接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応する共振時間を点灯率/共振時間LUT36から読み出し、読み出した共振時間を放電制御信号発生器35へ出力する。なお、共振時間の決定は、上記のように実験データに基づく点灯率と共振時間との関係をテーブル形式で記憶する例に特に限定されず、点灯率と共振時間との関係を表す近似式から点灯率に対応する共振時間を求めるようにしてもよい。

また、本実施の形態では、点灯率/回収時間LUT31は、例えば、表1に示すように、点灯率が0～10％に対して放電回収時間として1100nsが記憶され、点灯率が10～20％に対して放電回収時間として1000nsが記憶され、点灯率が20～30％に対して放電回収時間として900nsが記憶され、点灯率が30～40％に対して放電回収時間として800nsが記憶され、点灯率が40～50％に対して放電回収時間として700nsが記憶され、点灯率が50～60％に対して放電回収時間として600nsが記憶され、点灯率が60～70％に対して放電回収時間として500nsが記憶され、点灯率が70～80％に対して放電回収時間として400nsが記憶され、点灯率が80～90％に対して放電回収時間として300nsが記憶され、点灯率が90～100％に対して放電回収時間として200nsが記憶されている。

このように、点灯率が低くなるに従い、回収時間と共振時間との差が大きくなるように回収時間および共振時間を設定する。

なお、上記の各放電回収時間は、放電の安定度を高めるために、共振時間より短く設定している。また、本実施の形態では、非放電回収時間は、点灯率に関わらず、無効電力を低減するため、1300nsに固定している。

また、点灯率/維持周期LUT33は、例えば、点灯率が0～20％に対して維持周期として8μsが記憶され、点灯率が20～40％に対して維持周期として7μsが記憶され、点灯率が40～80％に対して維持周期として6μsが記憶され、点灯率が80～100％に対して維持周期として5μsが記憶されている。

放電制御信号発生器35aは、サブフィールドライバ6bが共振時間決定部37により決定された共振時間、回収時間決定部32により決定された放電回収時間

および維持周期決定部34に決定された維持周期で維持パルスを出力するように、サブフィールドライバ駆動制御信号USとして制御信号S1～S5を出力する。なお、サブフィールドライバ5bについても上記と同様にサブフィールド処理器3aにより制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極12に印加される維持パルスの波形および周期が制御される。

図21は、図19に示すサブフィールドライバ6bの構成を示す回路図である。なお、本実施の形態のスキャンドライバ5bも、サブフィールドライバ6bと同様に構成され、同様に動作するので、スキャンドライバ5bに関する詳細な説明を省略し、サブフィールドライバ6bについてのみ、以下詳細に説明する。

図21に示すサブフィールドライバ6bと図3に示すサブフィールドライバ6とで異なる点は、ノードN2とノードN1との間に回収コイルL1と直列に接続されたダイオードD3、トランジスタQ5および回収コイルL2とが並列に接続された点であり、その他の点は図3に示すサブフィールドライバ6と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図21に示すサブフィールドライバ6bでは、ノードN2とノードN1との間に回収コイルL1が接続される。回収コイルL1のインダクタンス値は、例えば、1800nHである。また、ノードN2とノードN1との間にダイオードD3、トランジスタQ5および回収コイルL2が直列に接続される。回収コイルL2のインダクタンス値は、例えば、450nHである。

したがって、維持パルスP_{su}の立ち上がり時すなわち放電回収時間にトランジスタQ3をオンし、トランジスタQ5をオフすると、回収コイルL1のみがLC共振に寄与し、LC共振に寄与するインダクタンス値は、回収コイルL1のインダクタンス値である1800nHとなる。

一方、放電回収時間にトランジスタQ3をオンした後に所定の遅延時間だけ遅延させてトランジスタQ5をオンすると、回収コイルL1および回収コイルL2がLC共振に寄与し、このときにLC共振に寄与するインダクタンス値は、回収コイルL1、L2の合成インダクタンス値である360nHとなる。

図22は、回収コイルL1、L2による共振時間と遅延時間との関係の一例を示す図である。図22に示すように、遅延時間が0nsすなわちトランジスタQ

3、Q5が同時にオンする場合、LC共振に寄与するインダクタンス値は回収コイルL1、L2の合成インダクタンス値である360nHとなり、共振時間は600nsとなる。

ここで、遅延時間が増加するに従い、回収コイルL1のインダクタンス値である1800nHの割合が増加し、LC共振に寄与するインダクタンス値が増加する。このため、共振時間も増加し、最終的に、LC共振に寄与するインダクタンス値は回収コイルL1のインダクタンス値である1800nHとなり、共振時間が1300nsとなる。したがって、遅延時間を調整することにより、LC共振に寄与するインダクタンス値を360～1800nHの範囲の所定の値に設定することができる。共振時間を600～1300nsの間の所望の時間に設定することができ、

なお、維持パルスPsuの立下り時すなわち非放電回収時間では、ダイオードD3により電流が制限されるので、トラランジスタQ5のオン/オフに関わらず、回収コイルL1のみがLC共振に寄与し、共振時間は固定されている。

本実施の形態では、トラランジスタQ3～Q5、回収コンデンサCr、回収コイルL1、L2およびダイオードD1～D3が回収手段に相当し、サブフィード処理器3aが制御手段に相当し、ダイオードD3、トラランジスタQ5および回収コイルL1、L2がインダクタンス手段および可変インダクタンス手段に相当し、回収コンデンサCrが容量性素子に相当し、回収コイルL1が第1のインダクタンス素子に相当し、回収コイルL2が第2のインダクタンス素子に相当し、ダイオードD1およびトラランジスタQ3が第1のスイッチ手段に相当し、ダイオードD3およびトラランジスタQ5が第2のスイッチ手段に相当し、その他の点は、第1の実施の形態と同様である。

図23～図26は、図21に示すサステインドライバ6bの維持期間の動作を示すタイミング図である。図23～図26には、図21のノードN1の電圧および制御信号S1～S5が示される。

図23に示すように、点灯率が高い場合、例えば点灯率が80～100%の場合、まず、期間TAにおいて、制御信号S2がローレベルになりトラランジスタQがオフし、制御信号S3がハイレベルになりトラランジスタQ3がオンし、制御

信号S5がハイレベルになりトラランジスタS5がオンし、遅延時間は0nsとなる。このとき、制御信号S1、S4はローレベルになりトラランジスタQ1、Q4はオフしている。

したがって、回収コンデンサCrがトラランジスタQ3およびダイオードD1を介して回収コイルL1に接続されるとともに、さらにダイオードD3およびトラランジスタQ5を介して回収コイルL2に接続される。この結果、回収コイルL1、L2の合成インダクタンス値である360nHがLC共振に寄与し、共振時間は600nsとなる。このときの放電回収時間である期間TAは500nsであり、ノードN1の電圧が接地電位からピーク電圧Vp1まで上昇する。

このとき、ノードN1の電圧が維持期間における放電開始電圧を越えると、放電セル14が放電を開始し、維持放電が行われる。また、回収コンデンサCrの電荷がトラランジスタQ3、ダイオードD1および回収コイルL1を介してパネル容量Cpへ放出される。

次に、期間TBにおいて、制御信号S1がハイレベルになりトラランジスタQ1がオンし、制御信号S3、S5がローレベルになりトラランジスタQ3、Q5がオフする。したがって、ノードN1が電源端子V1に接続され、ノードN1の電圧が急激に上昇し、維持電圧Vusに固定される。

次に、期間TCにおいて、制御信号S1がローレベルになりトラランジスタQ1がオフし、制御信号S4がハイレベルになりトラランジスタQ4がオンする。したがって、回収コンデンサCrがダイオードD2およびトラランジスタQ4を介して回収コイルL1に接続され、回収コイルL1およびパネル容量CpによるLC共振により、ノードN1の電圧が緩やかに低下する。

このとき、パネル容量Cpに蓄えられた電荷は、回収コイルL1、ダイオードD2およびトラランジスタQ4を介して回収コンデンサCrに蓄えられ、電荷が回収される。この場合、回収コイルL1のみがLC共振に寄与し、LC共振に寄与するインダクタンス値は1800nHとなり、共振時間は1300nsとなる。このときの非放電回収時間である期間TCは1300nsであり、非放電回収時間と共振時間が一致している。

次に、期間TDにおいて、制御信号S2がハイレベルになりトラランジスタQ2

がオンし、制御信号S4がローレベルになりトランジスタQ4がオフする。したがって、ノードN1が接地端子に接続され、ノードN1の電圧が降下し、接地電位に固定される。

このように、遅延時間が0nsの場合、全放電回収時間においてLC共振に寄与するインダクタンス値が回収コイルL1、L2の合成インダクタンス値となり、共振時間が短くなるとともに、放電回収時間も短くされる。

次に、点灯率が小さくなると、図24に示すように、制御信号S5の遅延時間が設定され、期間TAにおいて、制御信号S3がハイレベルになりトランジスタQ3がオンした後、制御信号S5が遅延時間DT1だけ遅延された後にハイレベルになり、トランジスタQ5がオンされる。

したがって、遅延時間DT1では、トランジスタQ3がオンし、回収コイルL1がLC共振に寄与するが、トランジスタQ5はオフされているため、回収コイルL2はLC共振に寄与しない。次に、期間TAの遅延時間DT1以降の期間では、トランジスタQ3、Q5がともにオンし、回収コイルL1、L2がともにLC共振に寄与する。この結果、LC共振に寄与するインダクタンス値が大きくなり、共振時間が長くなる。

例えば、点灯率が40～50%の場合、共振時間は800nsとなり、維持パルスPsuのピーク電圧Vp2がピーク電圧Vp1より高くなり、また、放電回収時間も700nsと長くなり、回収効率が向上するとともに無効電力が低減される。

次に、さらに点灯率が小さくなると、図25に示すように、制御信号S5の遅延時間がさらに延長され、期間TAにおいて、制御信号S3がハイレベルになりトランジスタQ3がオンした後、制御信号S5が遅延時間DT2だけ遅延された後にハイレベルになり、トランジスタQ5がオンされる。したがって、回収コイルL1のみがLC共振に寄与する期間が長くなるとともに、回収コイルL1、L2がともにLC共振に寄与する期間が短くなるため、LC共振に寄与するインダクタンス値がより大きくなり、共振時間がより長くなる。

例えば、点灯率が20～30%の場合、共振時間は1100nsとなり、維持パルスPsuのピーク電圧Vp3がピーク電圧Vp2より高くなり、また、放電

回収時間も900nsに長くなり、回収効率がより向上するとともに無効電力がより低減される。

次に、さらに点灯率が小さくなり、例えば、点灯率が0～10%になった場合、図26に示すように、制御信号S5は常にローレベルにあり、トランジスタQ5は常にオフしている。したがって、回収コイルL1のみがLC共振に寄与し、LC共振に寄与するインダクタンス値が1800nHと大きくなり、共振時間が1300nsと長くなるとともに、放電回収時間も1300nsと長くされる。この結果、維持パルスPsuのピーク電圧Vp4がピーク電圧Vp3よりさらに高くなり、回収効率がさらに向上するとともに無効電力がさらに低減される。

このように、点灯率が小さくなるほど、放電回収時間である期間TAを長くするとともに、LC共振に寄与するインダクタンス値を大きくして共振時間を長くしている。したがって、2つの回収コイルL1、L2を用いて放電回収時間である期間TAにおけるインダクタンス値を順次変化させることができ、点灯率に応じて最適なインダクタンス値に設定することができる。

上記のように、本実施の形態では、第2の実施の形態と同様にサブフィールドごとの点灯率に応じて共振時間、放電回収時間および維持周期を制御することができるので、第2の実施の形態と同様の効果を得ることができるとともに、2個の回収コイルを用いて共振時間を種々の値に設定することができ、回路構成を簡略することができる。

なお、本実施の形態では、点灯率に応じて共振時間、放電回収時間および維持周期をもとに変化させているが、維持周期を変えずに、放電回収時間と共振時間だけを変化させるようにしてもよい。

次に、図19に示すサステインドライバ6bの他の例について説明する。図27は、図19に示すサステインドライバ6bの他の例の構成を示す回路図である。

図27に示すサステインドライバ6b'と図21に示すサステインドライバ6bとで異なる点は、ダイオードD3およびトランジスタQ5が省略され、回収コイルL2がトランジスタQ6およびダイオードD4を介して回収コンデンサCrに接続される点であり、その他の点は図21に示すサステインドライバ6bと同

様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 27 に示すように、回収コンデンサ C_r とノード N1 との間には、直列に接続されたトランジスタ Q3、ダイオード D1 および回収コイル L1 と、直列に接続されたトランジスタ Q6、ダイオード D4 および回収コイル L2 とが並列に接続される。トランジスタ Q6 のゲートには制御信号 S5 が入力される。

上記の構成により、図 27 に示すサステインドライバ 6 b' も図 21 に示すサステインドライバ 6 b と同様に動作することができ、同様の効果を得ることができる。また、図 27 に示すサステインドライバ 6 b' では、回収コンデンサ C_r と回収コイル L2 との間に 1 個のトランジスタ Q6 および 1 個のダイオード D4 のみが接続されているので、図 21 に示すサステインドライバ 6 b のように 2 個のトランジスタ Q3、Q5 および 2 個のダイオード D1、D3 が接続される場合と比較して、電流経路での損失を小さくすることができ、無効電力をより低減することができる。

次に、図 19 に示すサステインドライバ 6 b のさらに他の例について説明する。図 28 は、図 19 に示すサステインドライバ 6 b のさらに他の例の構成を示す回路図である。

図 28 に示すサステインドライバ 6 b" と図 27 に示すサステインドライバ 6 b' とで異なる点は、ダイオード D2 がノード N2 から切り離され、ダイオード d2 とノード N1 との間に回収コイル L3 が挿入された点であり、その他の点は図 27 に示すサステインドライバ 6 b と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 28 に示すように、ノード N1 に回収コイル L3 の一端が接続され、回収コイル L3 の他端がダイオード D2 のアノードに接続される。したがって、非放電回収時間である期間 T_C において L_C 共振に寄与する回収コイルは、回収コイル L3 となり、非放電回収時間における L_C 共振に寄与するインダクタンス値を放電回収時間における L_C 共振に寄与するインダクタンス値と独立して任意の値に設定することができる。

この場合、非放電回収時間では放電が行われないため、放電安定性を考慮することなく、回収時間を十分に長くすることができる。例えば、回収時間を 200

0 ns に設定するとともに、共振時間が 2000 ns となるようなインダクタンス値に回収コイル L3 のインダクタンス値を設定することにより、非放電回収時間をさらに長くすることができ、無効電力をより低減することができる。

次に、本発明の第 4 の実施の形態によるプラズマディスプレイ装置について説明する。図 29 は、本発明の第 4 の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図 29 に示すプラズマディスプレイ装置と図 19 に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器 3 a、スキャンドライバ 5 b およびサステインドライバ 6 b が点灯率に応じて共振時間、放電回収時間、非放電回収時間および維持周期を変化させるためのサブフィールド処理器 3 b、スキャンドライバ 5 c およびサステインドライバ 6 c に変更された点であり、その他の点は図 19 に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し以下異なる部分について詳細に説明する。

図 30 は、図 29 に示すサブフィールド処理器 3 b の構成を示すブロック図である。図 30 に示すサブフィールド処理器 3 b と図 20 に示すサブフィールド処理器 3 a とで異なる点は、放電制御信号発生器 3 5 a が点灯率に応じて共振時間、放電回収時間、非放電回収時間および維持周期を変化させるための制御信号 S1～S5 を出力する放電制御信号発生器 3 5 b に変更された点であり、その他の点は図 20 に示すサブフィールド処理器 3 a と同様であるので、同一部分には同一符号を付し以下詳細な説明を省略する。

図 30 に示す放電制御信号発生器 3 5 b は、サステインドライバ 6 c が共振時間決定部 3 7 により決定された共振時間、回収時間決定部 3 2 により決定された回収時間すなわち放電回収時間および非放電回収時間ならびに維持周期決定部 3 4 に決定された維持周期で維持パルスを出力するように、サステインドライバ駆動制御信号 U_S として制御信号 S1～S5 を出力する。

なお、スキャンドライバ 5 c についても上記と同様にサブフィールド処理器 3 b により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスの波形および周期が制御される。

図 31 は、図 29 に示すサステインドライバ 6 c の構成を示す回路図である。

なお、本実施の形態のスキャンドライバ5cも、サステインドライバ6cと同様に構成され、同様に動作するので、スキャンドライバ5cに関する詳細な説明を省略し、サステインドライバ6cについてのみ、以下詳細に説明する。

図31に示すサステインドライバ6cと図21に示すサステインドライバ6bとで異なる点は、ダイオードD3およびトランジスタQ5が2個のトランジスタQ7、Q8に変更された点であり、その他の点は図21に示すサステインドライバ6bと同様であるので、同一部分には同一符号を付し以下詳細な説明を省略する。

図31に示すように、トランジスタQ7のドレインがノードN2に接続され、トランジスタQ7のソースとトランジスタQ8のソースとが接続され、トランジスタQ8のドレインが回収コイルL2に接続され、トランジスタQ7、Q8の各ゲートには制御信号S5が入力される。

上記の構成により、図31に示すサステインドライバ6cでは、ノードN2とノードN1との間の双方方向の電流をオン/オフすることができ、維持パルスP_{su}の立ち上がり時に共振時間および放電回収時間を変化させることができる。また、立ち下がり時に共振時間および非放電回収時間を変化させることができる。

本実施の形態では、トランジスタQ3、Q4、Q7、Q8、回収コンデンサC_r、回収コイルL1、L2およびダイオードD1、D2が回収手段に相当し、サプフィード処理器3bが制御手段に相当し、トランジスタQ7、Q8および回収コイルL1、L2がインダクタンス手段および可変インダクタンス手段に相当し、トランジスタQ7、Q8が第2のスイッチ手段に相当し、その他の点は、第3の実施の形態と同様である。

図32～図35は、図31に示すサステインドライバ6cの維持期間の動作を示すタイミング図である。図32～図35には、図31のノードN1の電圧および制御信号S1～S5が示される。

図32～図35に示すように、サステインドライバ6cでは、第3の実施の形態と同様に、点灯率に応じて、放電回収時間となる期間T_Aおよび遅延時間D_{T1}、D_{T2}が制御されるとともに、非放電回収時間となる期間T_Cおよび遅延時

間D_{T1}、D_{T2}が制御される。

上記のように、本実施の形態では、サプフィードごとの点灯率を検出し、検出されたサプフィードごとの点灯率が小さくなるほど、維持パルスの立ち上がり時および立ち下がり時の放電回収時間、非放電回収時間および維持周期を長くすることができ、第1の実施の形態と同様の効果を得ることができる。

また、直列に接続された二つの電界効果型トランジスタQ7、Q8を用いているので、トランジスタQ7、Q8における損失を十分に低減することができ、無効電力をより低減することができる。

なお、本実施の形態では、放電回収時間およびその共振時間と、非放電回収時間およびその共振時間を同じ時間に行っているが、両者を独立して異なる時間になるように制御してもよい。

また、スイッチ手段として、トランジスタQ7、Q8を用いたが、この例に特に限定されず、MOS (Metal Oxide Semiconductor) FETとバイポーラトランジスタを組み合わせて1チップにした素子である絶縁ゲート型バイポーラトランジスタ (IGBT) 等を用いてもよい。また、第3の実施の形態では、スイッチ手段として、ダイオードD1およびトランジスタQ3、ダイオードD2およびトランジスタQ4、ダイオードD3およびトランジスタQ5を用いたが、第4の実施の形態と同様に直列に接続された二つの電界効果型トランジスタを用いてもよく、絶縁ゲート型バイポーラトランジスタ等を用いてもよい。この点に関して後述する第5の実施の形態も同様である。

次に、本発明の第5の実施の形態によるプラズマディスプレイ装置について説明する。図36は、本発明の第5の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図36に示すプラズマディスプレイ装置と図19に示すプラズマディスプレイ装置とで異なる点は、サプフィード処理器3a、スキャンドライバ5bおよびサステインドライバ6bが点灯率に応じて共振時間、放電回収時間、非放電回収時間および維持周期を変化させるためのサプフィード処理器3c、スキャンドライバ5dおよびサステインドライバ6dに変更された点であり、その他の点は

図 19 に示すブラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し以下異なる部分について詳細に説明する。

図 37 は、図 36 に示すサブフィード処理器 3c の構成を示すブロック図である。図 37 に示すサブフィード処理器 3c と図 20 に示すサブフィード処理器 3a とで異なる点は、放電制御信号発生器 35a が点灯率に応じて共振時間、放電回収時間、非放電回収時間および維持周期を変化させるための制御信号 S1～S6 を出力する放電制御信号発生器 35c に変更された点であり、その他の点は図 20 に示すサブフィード処理器 3a と同様であるので、同一部分には同一符号を付し以下詳細な説明を省略する。

図 37 に示す放電制御信号発生器 35c は、サステインドライバ 6d が共振時間決定部 37 により決定された共振時間、回収時間決定部 32 により決定された回収時間すなわち放電回収時間および非放電回収時間ならびに維持周期決定部 34 に決定された維持周期で維持パルスを出力するように、サステインドライバ駆動制御信号 US として制御信号 S1～S6 を出力する。

なお、スキャンドライバ 5d についても上記と同様にサブフィード処理器 3c により制御され、同様にサブフィードごとの点灯率に応じてスキャン電極 12 に印加される維持パルスの波形および周期が制御される。

図 38 は、図 36 に示すサステインドライバ 6d の構成を示す回路図である。なお、本実施の形態のスキャンドライバ 5d も、サステインドライバ 6d と同様に構成され、同様に動作するので、スキャンドライバ 5d に関する詳細な説明を省略し、サステインドライバ 6d についてのみ、以下詳細に説明する。

図 38 に示すサステインドライバ 6d と図 21 に示すサステインドライバ 6b とで異なる点は、ダイオード D3 およびトランジスタ Q5 が省略され、回収コイル L2 がトランジスタ Q9 およびダイオード D5 とトランジスタ Q10 およびダイオード D6 とを介して回収コンデンサ C1 に接続される点であり、その他の点は図 21 に示すサステインドライバ 6b と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 38 に示すように、回収コンデンサ C1 と回収コイル L2 との間には、直列に接続されたトランジスタ Q9 およびダイオード D5 と、直列に接続されたトラ

ンジスタ Q10 およびダイオード D6 とが並列に接続される。トランジスタ Q9 のゲートには制御信号 S5 が入力され、トランジスタ Q10 のゲートには制御信号 S6 が入力される。

上記の構成により、図 38 に示すサステインドライバ 6d では、ノード N4 とノード N3 との間の双方方向の電流をオン/オフすることができるので、回収コイル L1 に対する回収コイル L2 の並列接続状態を維持パルス P s u の立ち上がり時および立ち下がりに時に独立して制御することができ、維持パルス P s u の立ち上がり時に共振時間および放電回収時間を変化させることができるとともに、立ち下がりに時に共振時間および非放電回収時間を変化させることができる。

本実施の形態では、トランジスタ Q3、Q4、Q9、Q10、回収コンデンサ C1、回収コイル L1、L2 およびダイオード D1、D2、D5、D6 が回収手段に相当し、サブフィード処理器 3c が制御手段に相当し、トランジスタ Q9、Q10、ダイオード D5、D6 および回収コイル L1、L2 がインダクタンス手段および可変インダクタンス手段に相当し、ダイオード D5 およびトランジスタ Q9 が第 2 のスイッチ手段に相当し、ダイオード D2 およびトランジスタ Q4 が第 3 のスイッチ手段に相当し、ダイオード D6 およびトランジスタ Q10 が第 4 のスイッチ手段に相当し、その他の点は、第 3 の実施の形態と同様である。

図 39～図 42 は、図 38 に示すサステインドライバ 6d の維持期間の動作を示すタイミング図である。図 39～図 42 には、図 38 のノード N1 の電圧および制御信号 S1～S6 が示される。

図 39～図 42 に示すように、サステインドライバ 6d では、第 4 の実施の形態と同様に、点灯率に応じて、放電回収時間となる期間 TA および遅延時間 DT1、DT2 が制御されるとともに、非放電回収時間となる期間 TC および遅延時間 DT1、DT2 が制御される。

上記のように、本実施の形態では、サブフィードごとの点灯率を検出し、検出されたサブフィードごとの点灯率が小さくなるほど、維持パルスの立ち上がり時および立ち下がり時の放電回収時間、非放電回収時間、共振時間および維持周期を長くすることができ、第 1 の実施の形態と同様の効果を得ることができる。

また、制御信号S5、S6によりトランジスタQ9、Q10のオン/オフ状態を独立して制御することができるので、維持パルスの立ち上がり時および立ち下がり時の共振時間を独立して制御することができるとともに、回収コイルL2を維持パルスの立ち上がり時および立ち下がり時に共用しているため、回路構成を簡略化することができる。

上記の構成により、図38に示すサステインドライバ6dでは、回収コンデンサC1と回収コイルL2との間に1個のトランジスタQ9および1個のダイオードD5のみが接続されているので、図31に示すサステインドライバ6cのように3個のトランジスタQ3、Q7、Q8および1個のダイオードD1が接続される場合と比較して、電流経路での損失を小さくすることができ、無効電力をより低減することができる。

なお、本実施の形態では、放電回収時間およびその共振時間と、非放電回収時間およびその共振時間を同じ時間に行っているが、両者を独立して異なる時間にするように制御してもよい。

次に、本発明の第6の実施の形態によるプラズマディスプレイ装置について説明する。図43は、本発明の第6の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

図43に示すプラズマディスプレイ装置と図36に示すプラズマディスプレイ装置とで異なる点は、サブフィード処理器3c、スキャンドライバ5dおよびサステインドライバ6dが点灯率に応じて共振時間および維持周期を変化させるためのサブフィード処理器3d、スキャンドライバ5eおよびサステインドライバ6eに変更された点であり、その他の点は図36に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し以下異なる部分について詳細に説明する。

図44は、図43に示すサブフィード処理器3dの構成を示すブロック図である。図44に示すサブフィード処理器3dと図37に示すサブフィード処理器3cとで異なる点は、図44のサブフィード処理器3dでは、放電制御信号発生器35cが、回収時間を固定して点灯率に応じて共振時間および維持周期

を変化させるための制御信号S1～S6を出力する放電制御信号発生器35dに変更された点、および点灯率/回収時間LUT31および回収時間決定部32が設けられていない点であり、その他の点は図37に示すサブフィード処理器3cと同様であるので、同一部分には同一符号を付し以下詳細な説明を省略する。

図44に示す放電制御信号発生器35dは、サステインドライバ6eが共振時間決定部37により決定された共振時間および維持周期決定部34に決定された維持周期で維持パルスを出力するように、サステインドライバ駆動制御信号USとして制御信号S1～S6を出力する。

なお、スキャンドライバ5eについても上記と同様にサブフィード処理器3dにより制御され、同様にサブフィードごとの点灯率に応じてスキャン電極12に印加される維持パルスの波形および周期が制御される。

図43に示すサステインドライバ6eの構成は、図38に示されたサステインドライバ6dの構成と同様である。また、図43に示すスキャンドライバ5eも、サステインドライバ6eと同様に構成され、同様に動作する。

なお、サステインドライバ6eおよびスキャンドライバ5eの構成として、図21に示したサステインドライバ6bの構成、図27に示したサステインドライバ6b'の構成、図28に示したサステインドライバ6b"の構成、図31に示したサステインドライバ6cの構成、または図38に示したサステインドライバ6dの構成を用いてもよい。この場合にも、図44のサブフィード処理器3dは、回収周期を固定して点灯率に応じて共振時間および維持周期を変化させる。

次に、図43に示すサブフィード処理器3dによる維持パルスの共振時間および維持周期の制御動作について説明する。

図45は、共振時間と無効電力損失との関係の一例を示す図であり、回収時間を700nsに固定し、共振時間を変化させたときの1パルス当たりの無効電力損失を計測したデータを示している。図45に示すように、共振時間が短くなるほど、1パルス当たりの無効電力損失が小さくなることがわかる。

図46は、各共振時間における点灯率と安定に放電を行うことができる安定放電電圧との関係の一例を示す図である。図46に示すように、共振時間が長くなるにつれ、点灯率が同じ場合でも、安定放電電圧が高くなるのがわかる。例え

ば、共振時間が1000nsの場合、点灯率が0～40%の範囲では、維持パルスPsuの維持電圧Vsus以下で安定に放電することができるが、約40%を超えた時点から維持電圧Vsusでは安定に放電できなくなることがわかる。

このように、共振時間が短い場合、点灯率が大きい場合でも小さい場合でも安定に放電を行うことができるが、共振時間が長くなると、点灯率が小さい場合は安定に発光することができるが、点灯率が大きくなると、安定に放電することができない。

したがって、本実施の形態では、点灯率が小さい場合に共振時間を長くし、点灯率が大きい場合に共振時間を短くし、いずれの点灯率の場合でも安定に放電させながら、点灯率が大きいときの無効電力を低減している。

具体的には、図46に示す実験部分を用い、点灯率が0～20%の範囲では共振時間を1000nsに設定し、点灯率が20～50%の範囲では共振時間を900nsに設定し、点灯率が50～80%の範囲では共振時間を800nsに設定し、点灯率が80～100%の範囲では共振時間を700nsに設定している。

この結果、全ての点灯率に対して維持電圧Vsusに対して十分低い電圧で安定に放電することができるとともに、点灯率が大きくなるほど共振時間を短くし、点灯率の上昇とともに無効電力を低減している。

また、サブフィード処理器3は、点灯率が0～20%の場合に、維持周期が8μsとなるように制御信号S1～S6を発生させ、点灯率が20～50%の場合に、維持周期が7μsとなるように制御信号S1～S6を発生させ、点灯率が80～100%の場合に、維持周期が6μsとなるように制御信号S1～S6を発生させている。したがって、点灯率が小さい場合に駆動パルスの周期を長くして共振時間を十分に確保することができる。

上記のように、本実施の形態では、サブフィードごとの点灯率を検出し、検出されたサブフィードごとの点灯率が小さくなるほど、維持パルスの共振時間および維持周期を長くしている。

したがって、点灯率が小さい場合は共振時間を長くし、点灯率が大きい場合は共振時間を短くすることにより、安定放電電圧を一定にすることができる。特に

、点灯率が大きい場合は共振時間を短くして安定に放電できるようにすることができ、かつ回収効率を向上して無効電力を低下させることができる。また、回収時間を固定しているので、電源電圧へのクランプ期間を一定にすることができ、放電の安定性を向上させることができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

なお、点灯率に応じて共振時間を変化させるための構成として、図11～図13に示したインダクタンス制御回路9およびサステインドライバ6aと同様の構成を用いてもよい。

また、本実施の形態では、点灯率に応じて共振時間および維持周期をとともに変化させているが、共振時間のみを変化させるようにしてもよい。

さらに、上記の各実施の形態では、維持パルスの立ち上がり時に放電を行う積極性のパルスについて説明したが、維持パルスの立ち下がり時に放電を行う積極性のパルスを用いる場合も本発明を同様に適用することができるが、この場合は、放電が行われる立ち下がり時に点灯率に応じて常に安定に放電ができ、かつ無効電力を低減できるように回収時間等が設定される。

本発明によれば、点灯率に応じて駆動パルスを駆動する回収時間およびLC共振の共振時間を変化させているので、点灯率に応じた最適な回収時間およびLC共振の共振時間で駆動パルスを駆動することができる。したがって、点灯率が大きい場合は回収時間を短くして安定に放電できるようにすることができる。また、共振時間を短くして無効電力を低減することができる。また、点灯率が小さい場合は回収時間を長くして無効電力を低減することができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

また、点灯率に応じてLC共振の共振時間を変化させているので、点灯率に応じた最適な回収時間およびLC共振の共振時間で駆動パルスを駆動することができる。したがって、点灯率が小さい場合はインダクタンス素子のインダクタンス値を大きくして共振時間を長くし、点灯率が大きい場合はインダクタンス素子のインダクタンス値を小さくして共振時間を短くすることにより、安定放電電圧を

一定にすることができる。特に、点灯率が大さい場合は共振時間を短くして安定に放電できるようにすることができ、かつ回収効率を向上して無効電力を低下させることができる。また、回収時間を一定にすることにより、放電の安定性を向上させることができる。この結果、点灯率が変化しても安定に放電を行うことができるとともに、無効電力を低減して消費電力を低減することができる。

請求の範囲

1. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって

前記放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収手段と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出手段とを備え、

前記複数の放電セルは、容量性負荷を含み、

前記回収手段は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを駆動する共振駆動手段とを含み、

前記検出手段により検出された点灯率に応じて前記回収手段により前記駆動パルスが駆動される回収時間および前記LC共振の共振時間を変化させるように前記回収手段を制御する制御手段をさらに備える表示装置。

2. 1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換手段をさらに備え、

前記検出手段は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出手段を含み、

前記制御手段は、前記サブフィールド点灯率検出手段により検出されたサブフィールドごとの点灯率に応じて前記回収時間および前記LC共振の共振時間を変化させるように前記回収手段を制御する請求項1記載の表示装置。

3. 前記制御手段は、前記検出手段により検出された点灯率が小さいほど前記回収時間が長くなるように前記回収手段を制御する請求項1～2のいずれかに

記載の表示装置。

4. 前記制御手段は、前記検出手段により検出された点灯率が小さいほど前記LC共振の共振時間が長くなるように前記回収手段を制御する請求項1記載の表示装置。

5. 前記制御手段は、前記検出手段により検出された点灯率に応じて前記回収時間のうち前記放電セルが放電する放電回収時間を変化させ、前記回収時間のうち前記放電セルが放電しない非放電回収時間を変化させないように前記回収手段を制御する請求項1記載の表示装置。

6. 前記制御手段は、前記検出手段により検出された点灯率に応じて前記回収時間のうち前記放電セルが放電する放電回収時間より前記回収時間のうち前記放電セルが放電しない非放電回収時間が長くなるように前記回収手段を制御する請求項1記載の表示装置。

7. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって

前記放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収手段と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出手段とを備え、

前記複数の放電セルは、容量性負荷を含み、

前記回収手段は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを駆動する共振駆動手段とを含み、

前記検出手段により検出された点灯率に応じて前記LC共振の共振時間を変化

させるように前記回収手段を制御する制御手段をさらに備える表示装置。

8. 前記インダクタンス手段は、インダクタンス値を変化させることができ、前記インダクタンス手段を含み、

前記制御手段は、前記検出手段により検出された点灯率に応じて前記可変インダクタンス手段のインダクタンス値を変化させる請求項1記載の表示装置。

9. 前記可変インダクタンス手段は、

並列に接続された複数のインダクタンス素子と、

前記制御手段に制御され、前記複数のインダクタンス素子のうち所定のインダクタンス素子を選択する選択手段とを含む請求項8記載の表示装置。

10. 前記可変インダクタンス手段は、

直列に接続された複数のインダクタンス素子と、

前記制御手段に制御され、前記複数のインダクタンス素子のうち所定のインダクタンス素子を選択する選択手段とを含む請求項8記載の表示装置。

11. 前記回収手段は、

前記容量性負荷から電荷を回収するための容量性素子をさらに含み、

前記可変インダクタンス手段は、

第1のインダクタンス素子を含み、

前記共振駆動手段は、

前記容量性負荷と前記容量性素子との間に前記第1のインダクタンス素子と直列に接続される第1のスイッチ手段を含み、

前記可変インダクタンス手段は、

前記第1のインダクタンス素子の両端に直列に接続される第2のインダクタンス素子および第2のスイッチ手段をさらに含み、

前記制御手段は、前記第1および第2のスイッチ手段のオン/オフ状態を制御する請求項8記載の表示装置。

1 2. 前記回収手段は、

前記容量性負荷から電荷を回収するための容量性素子をさらに含み、

前記可変インダクタンス手段は、

第1のインダクタンス素子を含み、

前記共振駆動手段は、

前記容量性負荷と前記容量性素子との間に前記第1のインダクタンス素子と直列に接続される第1のスイッチ手段を含み、

前記可変インダクタンス手段は、

前記容量性負荷と前記容量性素子との間に直列に接続される第2のインダクタンス素子および第2のスイッチ手段をさらに含み、

前記制御手段は、前記第1および第2のスイッチ手段のオン/オフ状態を制御する請求項8記載の表示装置。

1 3. 前記共振駆動手段は、

前記容量性負荷と前記容量性素子との間に直列に接続される第3のインダクタンス素子および第3のスイッチ手段をさらに含み、

前記制御手段は、前記回収時間のうち前記放電セルが放電する放電回収時間に前記第1および第2のスイッチ手段の少なくとも一方をオンさせ、前記回収時間のうち前記放電セルが放電しない非放電回収時間に前記第3のスイッチ手段をオンさせる請求項12記載の表示装置。

1 4. 前記共振駆動手段は、

前記第1のスイッチ手段に並列に接続される第3のスイッチ手段をさらに含み

前記可変インダクタンス手段は、

前記第2のスイッチ手段に並列に接続される第4のスイッチ手段をさらに含み

前記制御手段は、前記第1～第4のスイッチ手段のオン/オフ状態を制御する

請求項12記載の表示装置。

1 5. 前記制御手段は、前記第1のスイッチ手段がオンした後に前記第2のスイッチ手段がオンするように前記第1および第2のスイッチ手段のオン/オフ状態を制御する請求項11記載の表示装置。

1 6. 1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換手段をさらに備え、

前記検出手段は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出手段を含み、

前記制御手段は、前記サブフィールド点灯率検出手段により検出されたサブフィールドごとの点灯率に応じて前記第2のスイッチ手段がオンする期間を制御する請求項11記載の表示装置。

1 7. 前記第1および第2のスイッチ手段は、直列に接続された電界効果型トランジスタおよびダイオード、直列に接続された2つの電界効果型トランジスタ、および絶縁ゲート型バイポーラトランジスタのうちのいずれか一つである請求項11に記載の表示装置。

1 8. 前記制御手段は、前記検出手段により検出された点灯率が小さいほど前記LC共振の共振時間が長くなるように前記回収手段を制御する請求項8記載の表示装置。

1 9. 前記制御手段は、前記検出手段により検出された点灯率に応じて前記駆動パルスの周期を変化させる請求項1記載の表示装置。

2 0. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、

前記複数の放電セルは、容量性負荷を含み、

前記表示装置は、一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段を含み、

前記放電セルに蓄積された電荷を回収し、回収された電荷を用いて前記容量性負荷と前記インダクタンス素子とのLC共振により駆動パルスを駆動するステップと、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、

前記検出ステップにより検出された点灯率に応じて前記回収ステップにおいて前記駆動パルスが駆動される回収時間および前記LC共振の共振時間を変化させるステップとを含む表示装置の駆動方法。

21. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、

前記複数の放電セルは、容量性負荷を含み、

前記表示装置は、一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス手段を含み、

前記放電セルに蓄積された電荷を回収し、回収された電荷を用いて前記容量性負荷と前記インダクタンス素子とのLC共振により駆動パルスを駆動するステップと、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、

前記検出ステップにより検出された点灯率に応じて前記LC共振の共振時間を変化させるステップとを含む表示装置の駆動方法。

22. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって

前記放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収回路と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路とを備え、

前記複数の放電セルは、容量性負荷を含み、

前記回収回路は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを駆動する共振駆動回路とを含み、

前記検出回路により検出された点灯率に応じて前記回収回路により前記駆動パルスが駆動される回収時間および前記LC共振の共振時間を変化させるように前記回収回路を制御する制御回路をさらに備える表示装置。

23. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって、

前記放電セルに蓄積された電荷を回収し、回収された電荷を用いて駆動パルスを駆動する回収回路と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路とを備え、

前記複数の放電セルは、容量性負荷を含み、

前記回収回路は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを駆動する共振駆動回路とを含み、

前記検出回路により検出された点灯率に応じて前記LC共振の共振時間を変化させるように前記回収回路を制御する制御回路をさらに備える表示装置。

FIG. 1

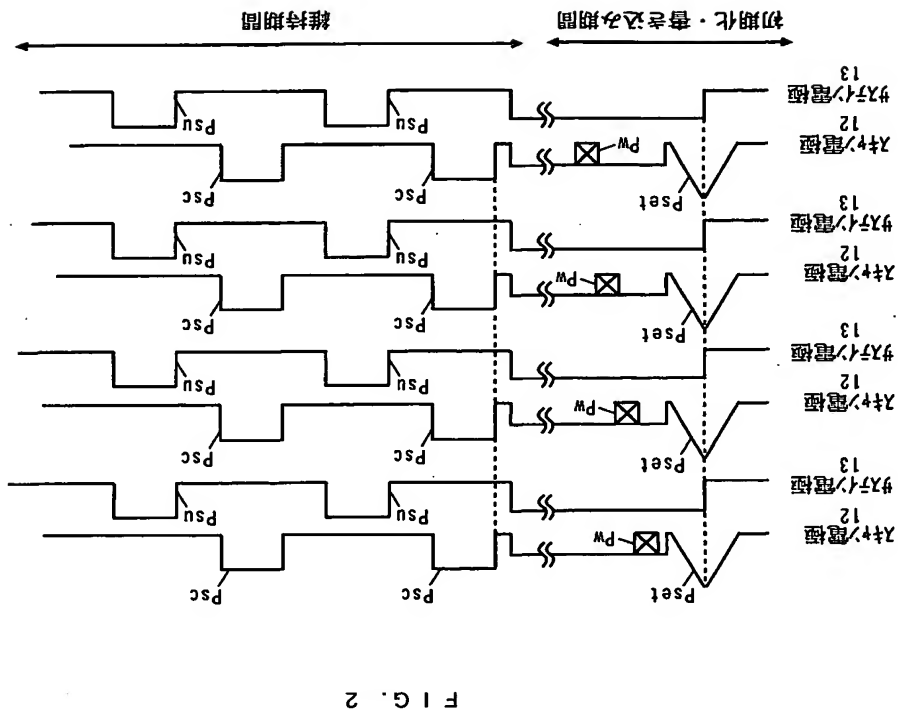
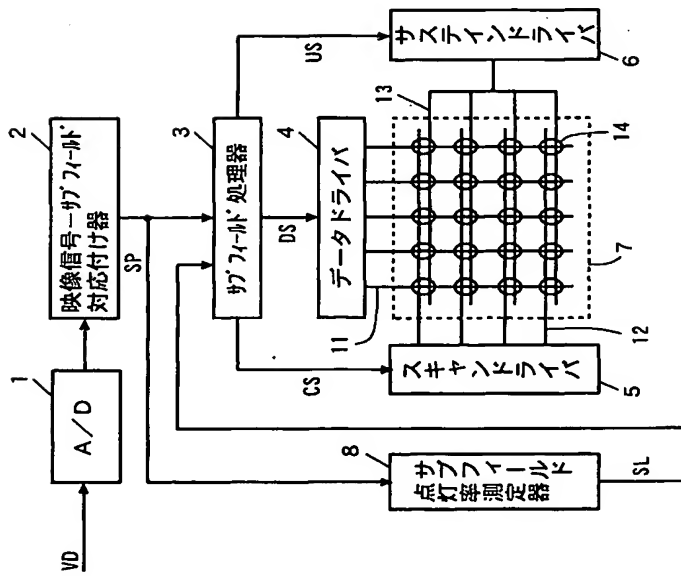


FIG. 2

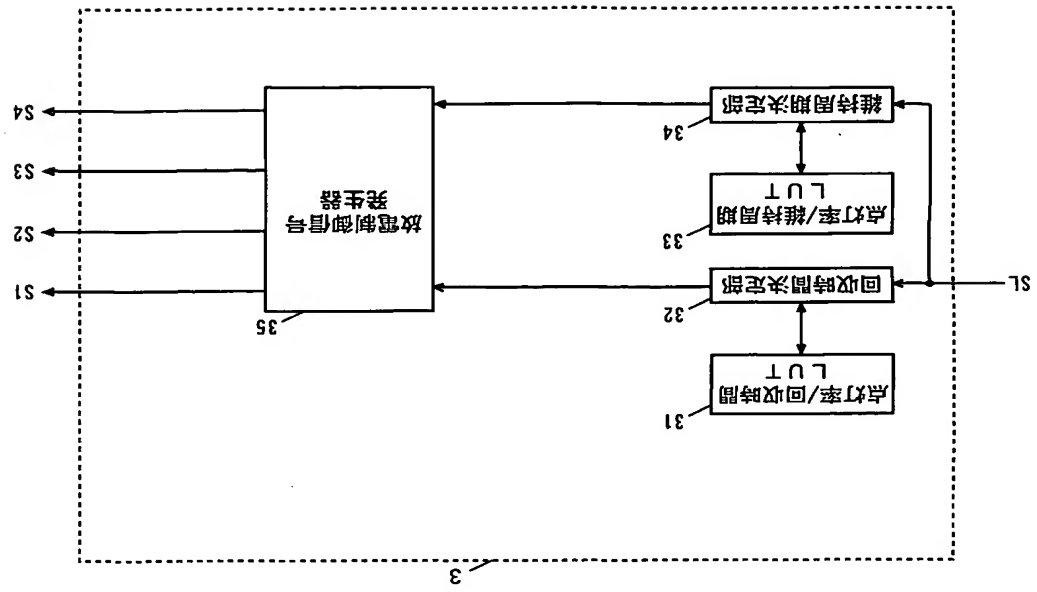


FIG. 4

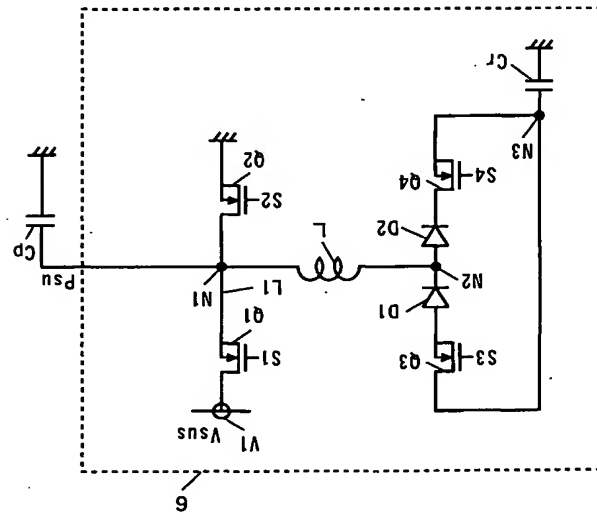


FIG. 3

FIG. 5

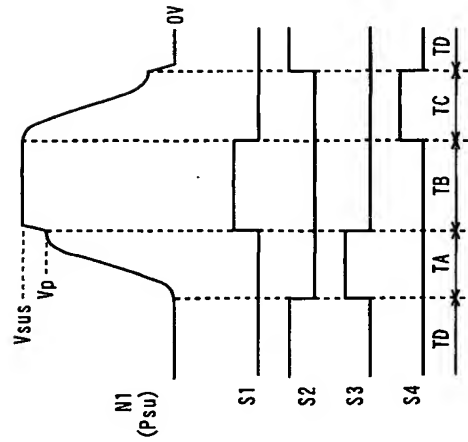


FIG. 6

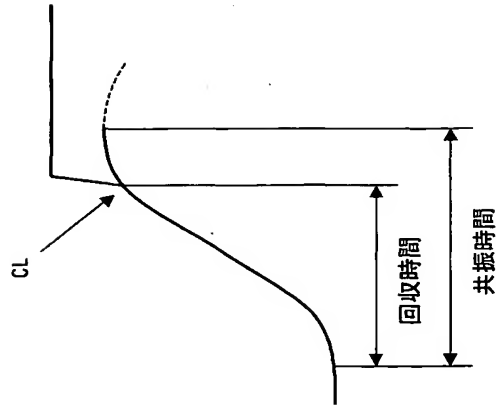


FIG. 7

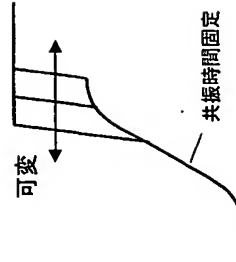


FIG. 8

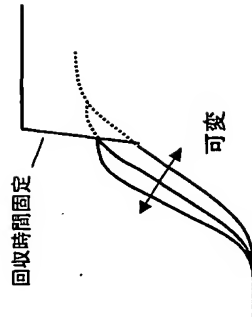


FIG. 9

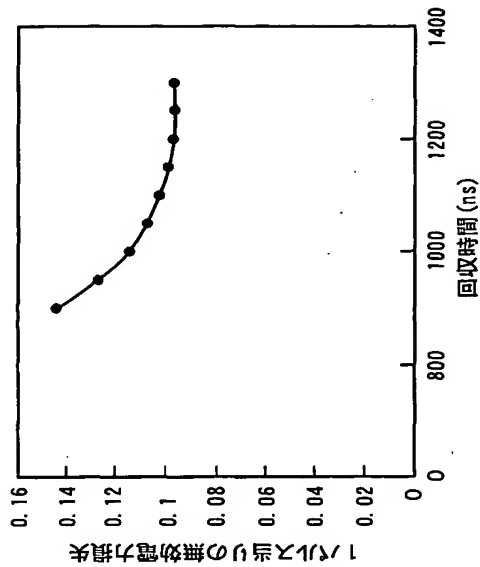


FIG. 10

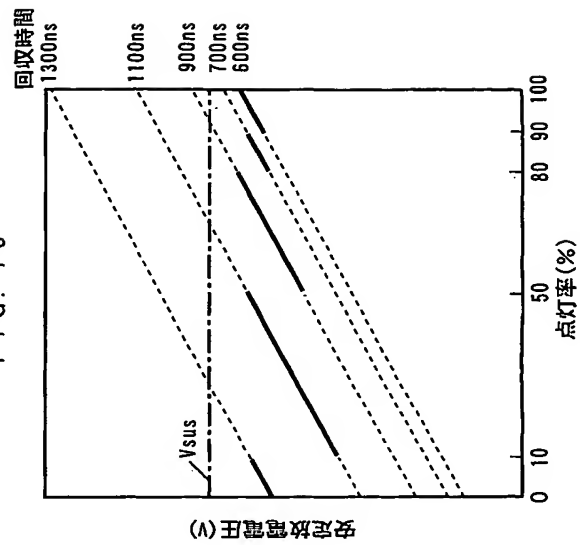


FIG. 11

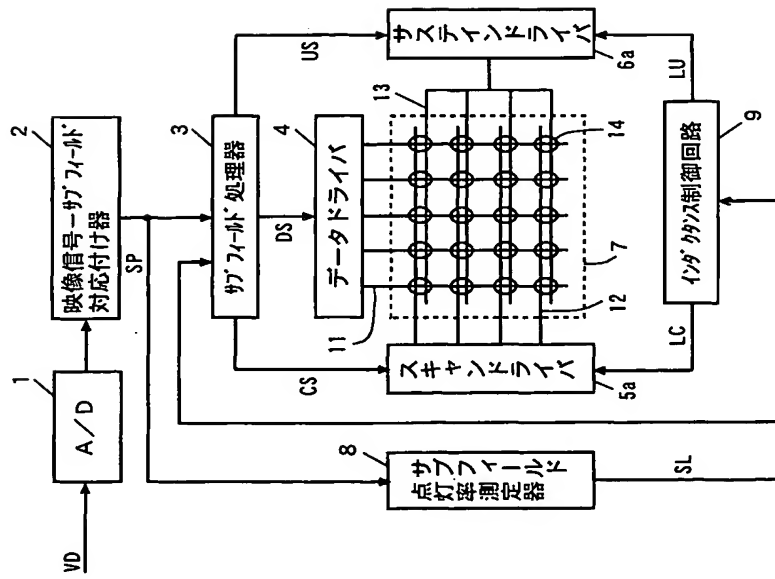


FIG. 12

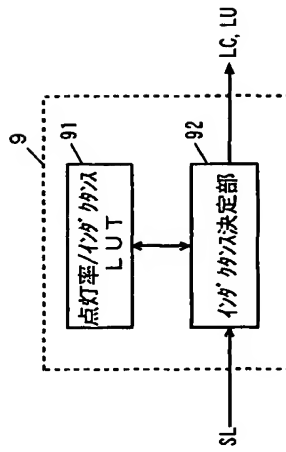


FIG. 13

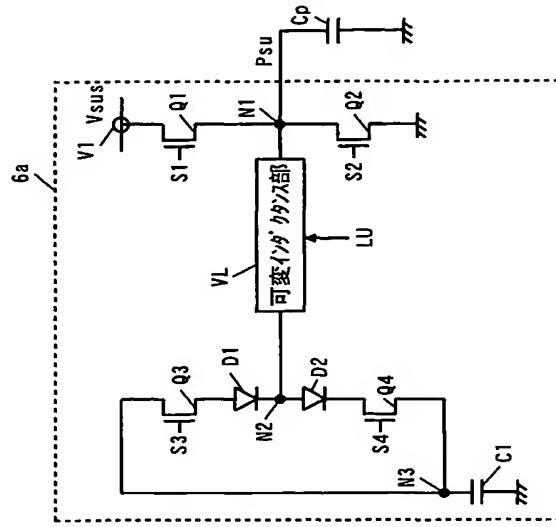


FIG. 14

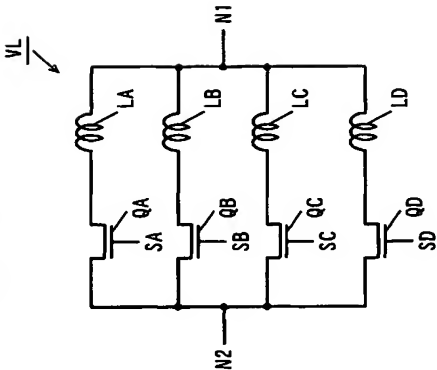


FIG. 15

駆動波形				
QA	ON	ON	ON	ON
QB	ON	ON	OFF	OFF
QC	ON	ON	OFF	OFF
QD	ON	OFF	OFF	OFF

FIG. 16

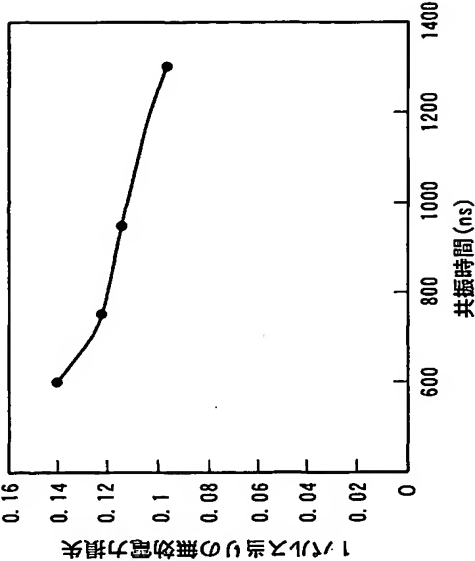
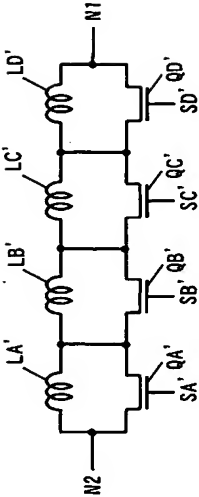


FIG. 17



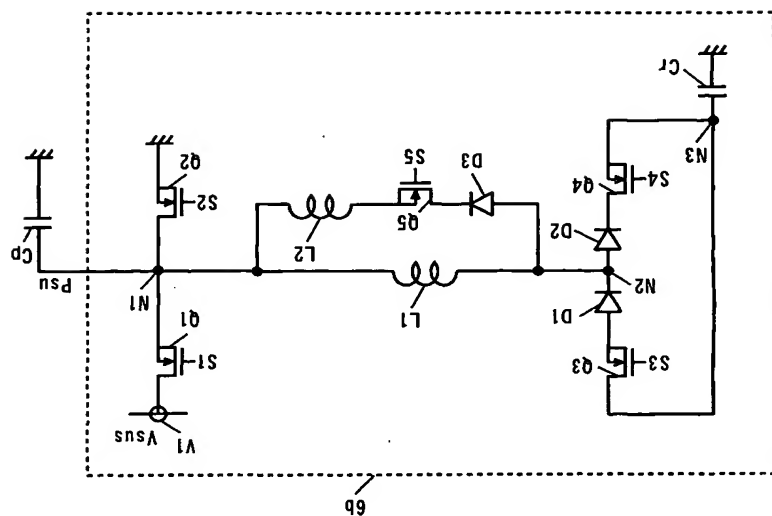
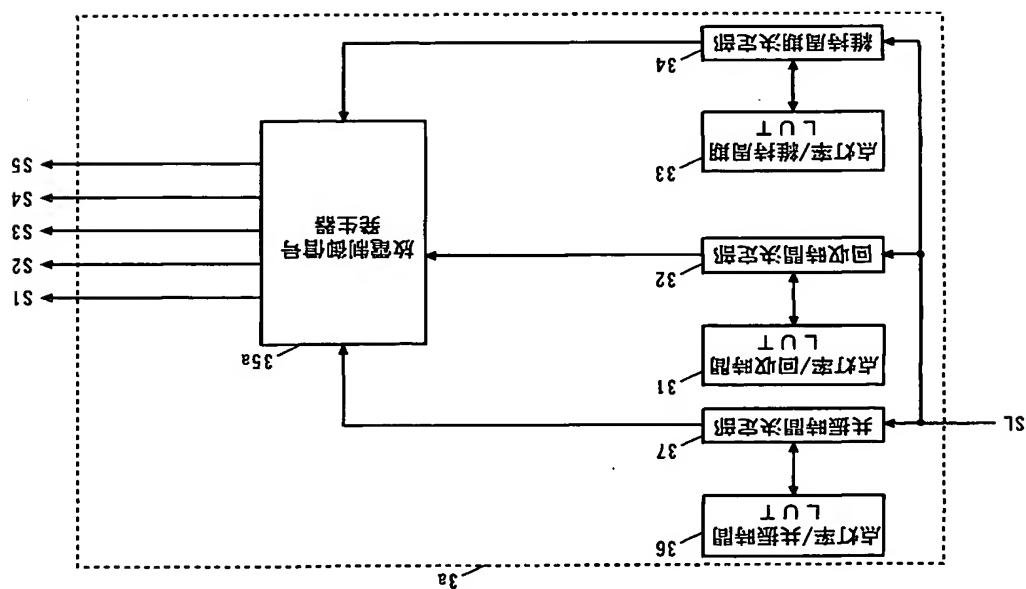


FIG. 22

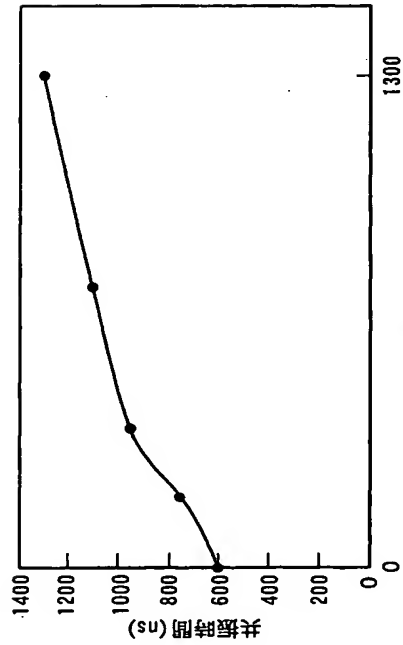


FIG. 24

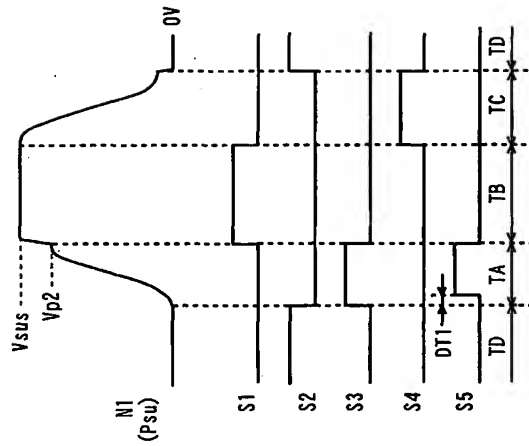


FIG. 25

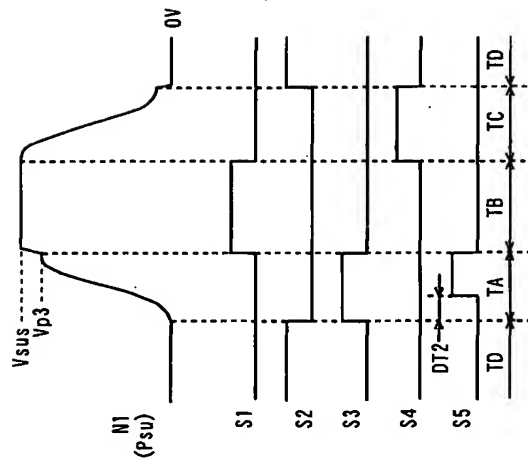
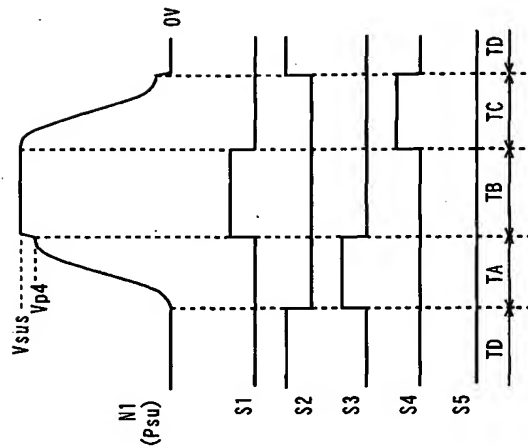


FIG. 26



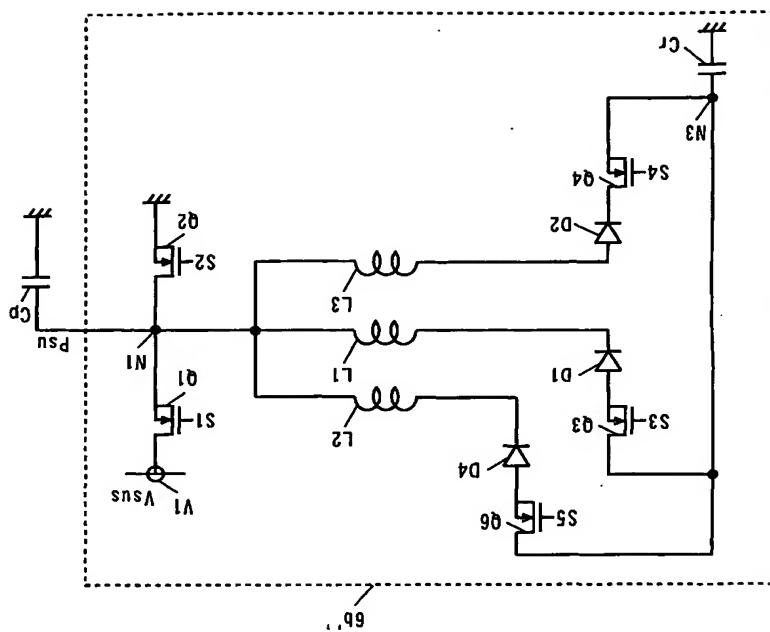


FIG. 28

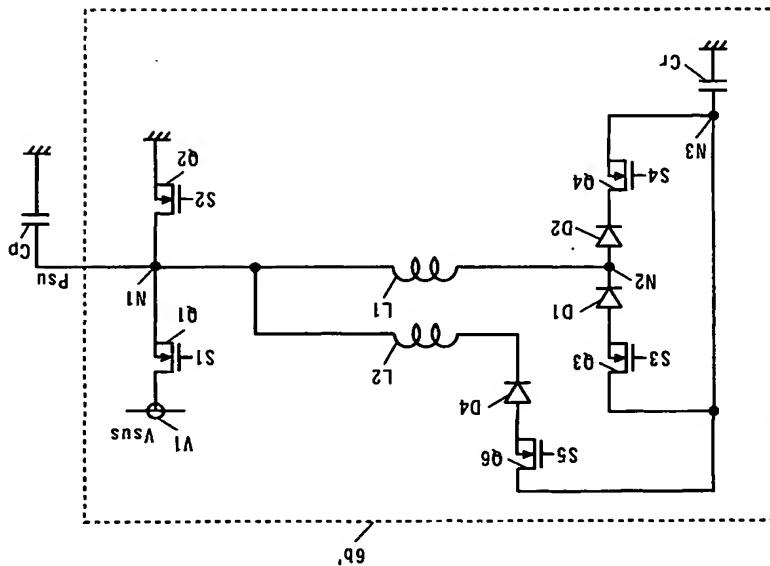


FIG. 27

FIG. 31

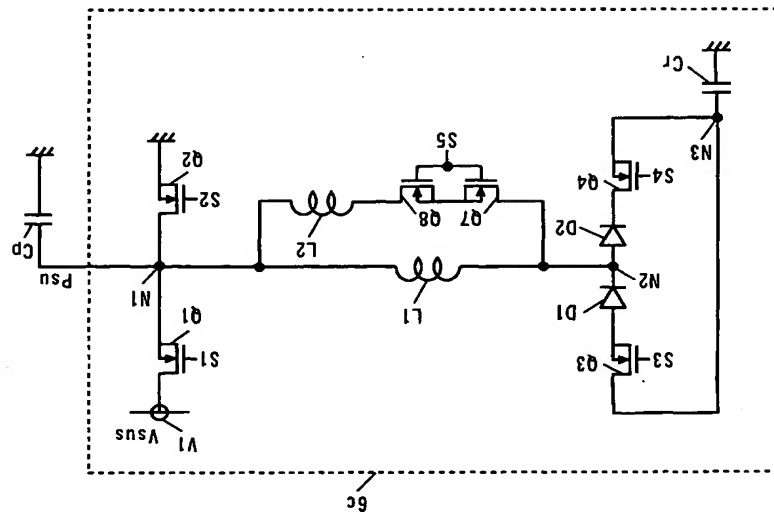


FIG. 32

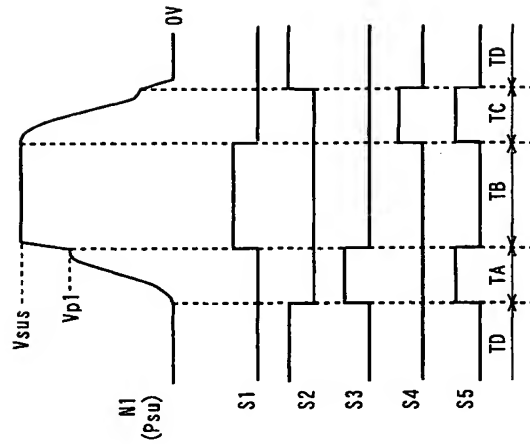


FIG. 33

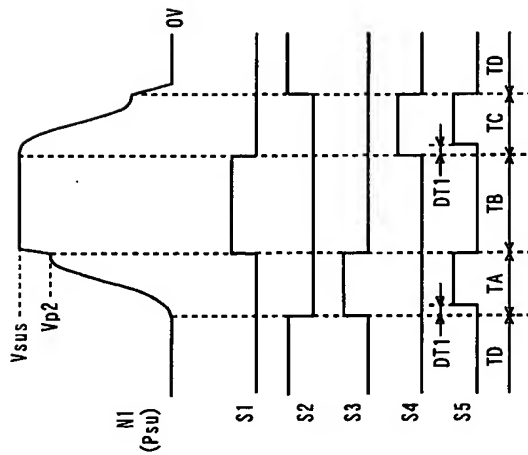


FIG. 34

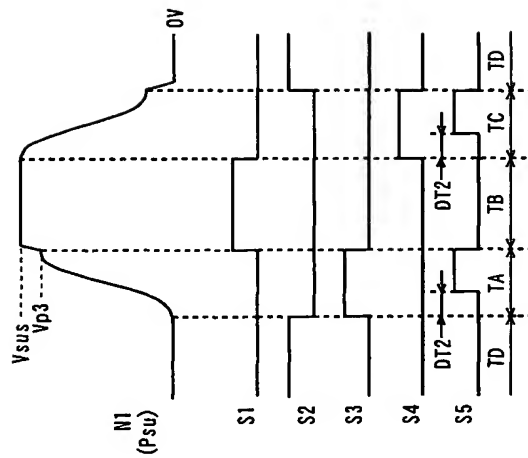


FIG. 35

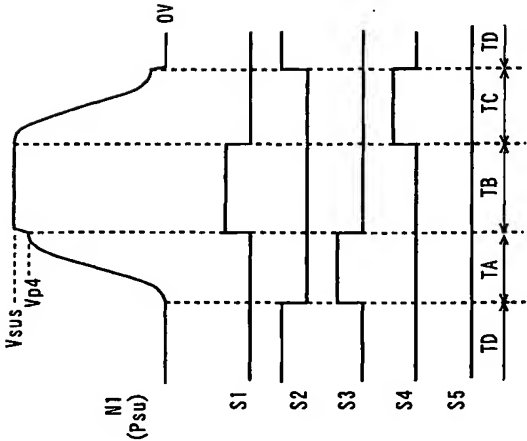
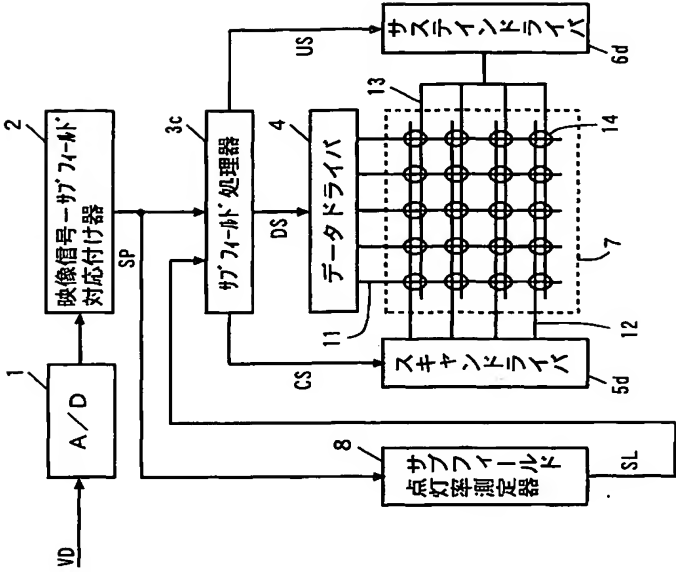
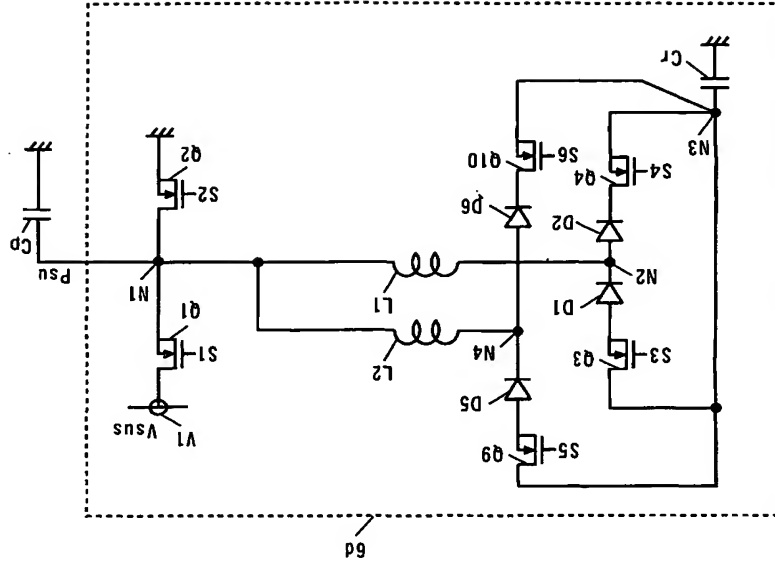
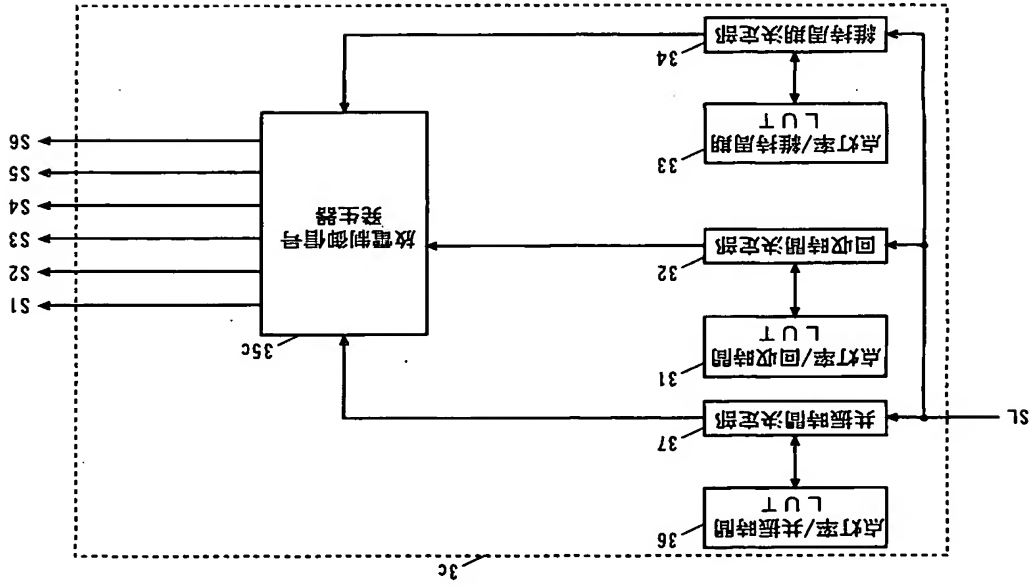


FIG. 36





32/41



31/41

FIG. 39

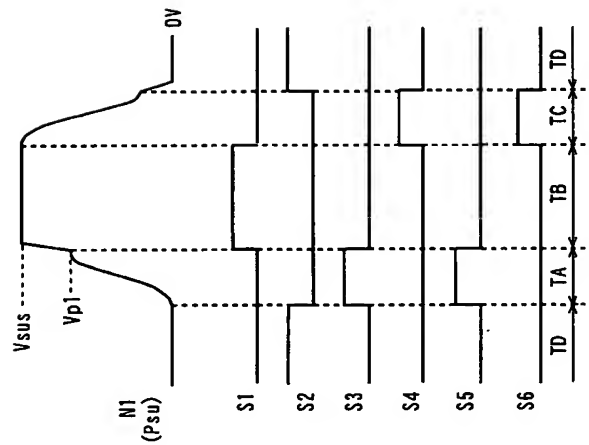


FIG. 40

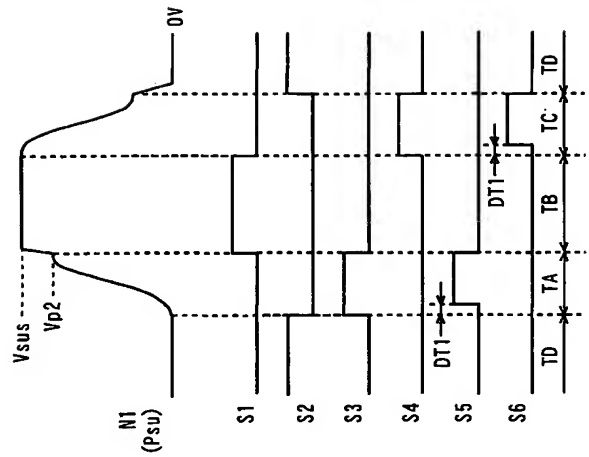


FIG. 41

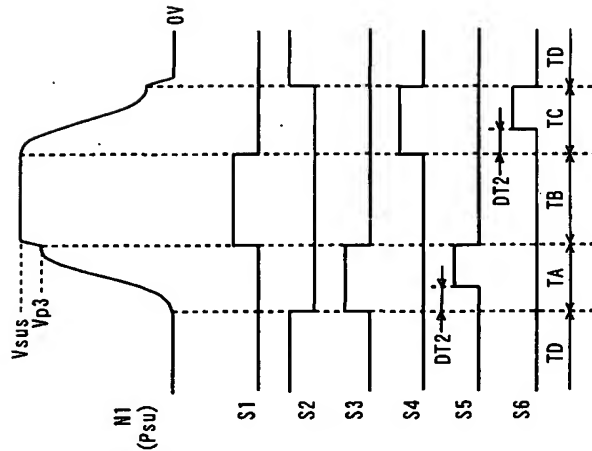


FIG. 42

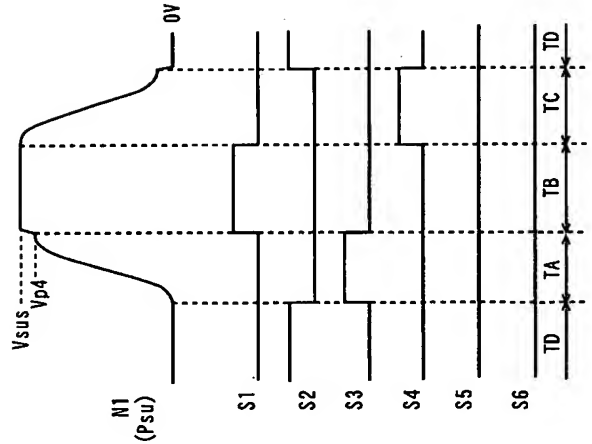


FIG. 43

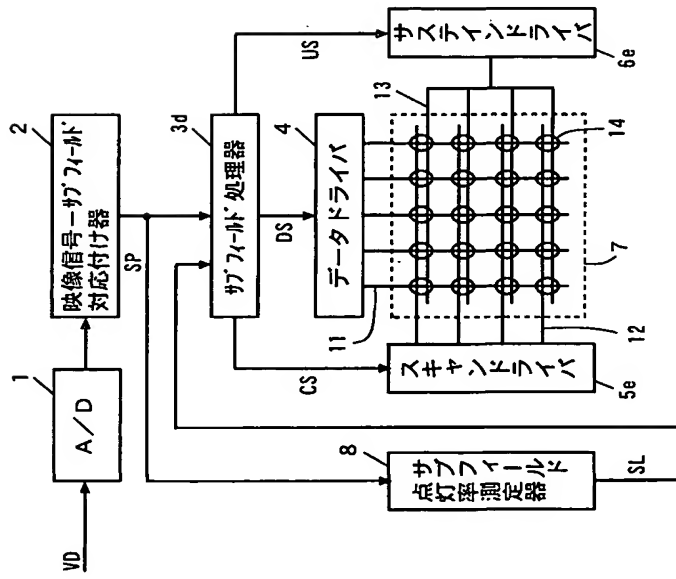


FIG. 44

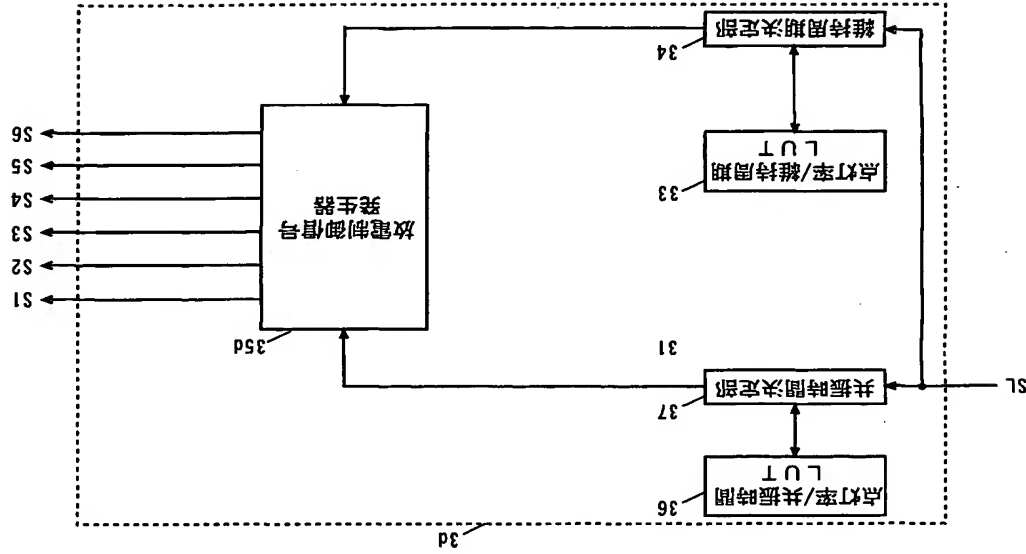


FIG. 4 5

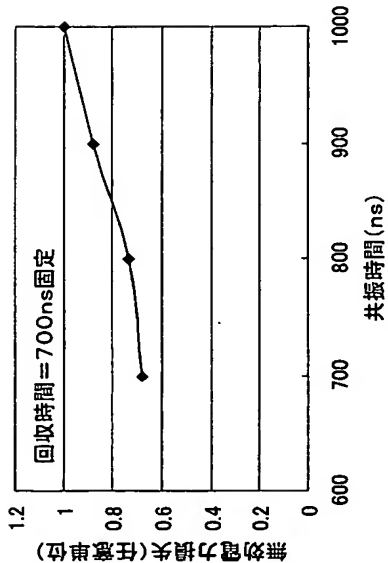


FIG. 4 6

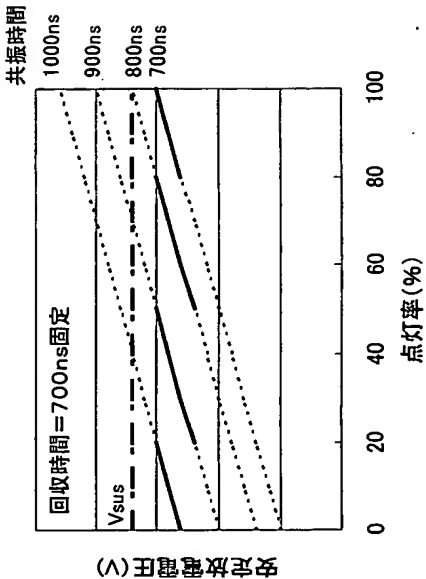


FIG. 4 7

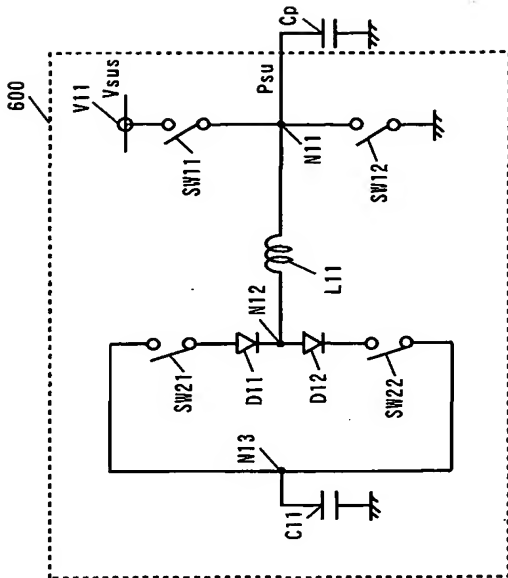


FIG. 48



INTERNATIONAL SEARCH REPORT		International application No. PCT/JP01/07792
A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. ⁷ G09G3/28, G09G3/20		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int. Cl. ⁷ G09G3/28, G09G3/20		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1940-1996 Toroku Jitsuyo Shinan Koho 1994-2001 Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, Y	JP 2001-184024 A (NEC Corporation), 06 July, 2001 (06.07.01), Full text; all drawings & US 20010005188 A & FR 2805380 A	1-23
A	JP 2000-181405 A (Fujitsu Limited), 30 June, 2000 (30.06.00), Full text; all drawings (Family: none)	1-23
A	JP 11-344952 A (Fujitsu Limited), 14 December, 1999 (14.12.99), Full text; all drawings (Family: none)	1-23
A	JP 2-87189 A (Hitachi, Ltd.), 28 March, 1990 (28.03.90), Full text; all drawings (Family: none)	1-23
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document relating to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 30 October, 2001 (30.10.01)		Date of mailing of the international search report 13 November, 2001 (13.11.01)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.		Authorized officer Telephone No.

国際調査報告		国際出願番号 PCT/JP01/07792	
C (続き). 関連すると認められる文献			
引用文献のカテゴリ	引用文献名、及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号	関連する請求の範囲の番号
A	JP 11-344952 A (富士通株式会社) 14. 12月. 1999 (14. 12. 99) 全文、全図 (ファミリーなし)		1-23
A	JP 2-87189 A (株式会社日立製作所) 28. 3月. 1990 (28. 03. 90) 全文、全図 (ファミリーなし)		1-23

様式PCT/ISA/210 (第2ページの続き) (1998年7月)

国際調査報告		国際出願番号 PCT/JP01/07792	
A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int. Cl. G09C3/28, G09C3/20			
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (IPC))			
Int. Cl. G09C3/28, G09C3/20			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1940-1996年 日本国実用新案公報 1971-2001年 日本国実用新案公報 1994-2001年 日本国実用新案公報 1996-2001年			
国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献のカテゴリ	引用文献名、及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号	関連する請求の範囲の番号
P, Y	JP 2001-184024 A (日本電気株式会社) 6. 7月. 2001 (06. 07. 01) 全文、全図 & US 20010005188 A & FR 2805380 A		1-23
A	JP 2000-181405 A (富士通株式会社) 30. 6月. 2000 (30. 06. 00) 全文、全図 (ファミリーなし)		1-23
<input checked="" type="checkbox"/> C 欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリ 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日後に公表されたもの 「I」 優先権主張に基礎を有する文獻又は他の文獻の発行日若しくは他の特別理由を確立するために引用する文獻 (理由を付す) 「O」 口頭による開示、使用、展示等に及ぼす文獻 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文獻 「T」 国際出願日又は優先日後に公表された文獻であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文獻であって、当該文獻のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文獻であって、当該文獻と他の1以上の文獻との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文獻			
国際調査を完了した日		30. 10. 01	
国際調査報告の発送日		13.11.01	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JIP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 村田尚英 電話番号 03-3581-1101、内線 6231	

様式PCT/ISA/210 (第2ページ) (1998年7月)